



DDR 终端稳压器

对标 TPS51200

1. 产品特性

- 输入电压：支持 2.5V 和 3.3V 电源轨
- VLDOIN 电压范围：1.1V 至 3.5V
- 具有压降补充功能的拉灌电流稳压器
- PGOOD 监控输出稳压
- EN 输入
- REFIN 输入允许直接或通过电阻分压器进行灵活的输入跟踪
- 远程感测（VOSNS）
- $\pm 10\text{mA}$ 缓冲基准（REFOUT）
- 内置软启动、UVLO 和 OCL
- 过温度保护
- 支持 DDR3、DDR3L、低功耗 DDR、DDR4VTT 应用
- 可实现与 TPS51200 PIN TO PIN 替代

2. 功能描述

C41602是一个推挽输出的DDR终端稳压器，该产品设计用于低输入电压，低成本，低噪声系统，其中空间是一个关键考虑因素。它保持快速的瞬态响应，只需要 $20\mu\text{F}$ 的最小输出电容即可满足吧DDR、DDR2、DDR3、DDR3L、低功耗DDR3和DDR4 VTT总线终端的所有电源要求。此外，它还提供了一个开漏PGOOD信号来监控输出调节，以及一个EN信号，可用于在DDR应用的S3（暂停至RAM）期间释放VTT。

3. 产品应用

- 用于DDR、DDR2、DDR3、DDR3L、低功耗DDR3和DDR4的内存终端调节器
- 笔记本电脑、台式机和服务器、基站

4. 裸芯片/封装简介

- 本产品采用 DFN3 \times 3-10 封装，封装尺寸约 3mm*3mm。



5. 绝对最大额定值

表 1 绝对最大额定值

参数	范围
REFIN、REFOUT、VIN、VO、VLDOIN、VOSNS	-0.3 V ~+3.6 V
EN、PGOOD	-0.3 V~+6.5 V
PGND	-0.3 V~ 0.3V
功率损耗, PdD@ T _A = 25°C	1.8W
θ_{JA}	54.7°C/W
θ_{JC}	45.5°C/W
储藏温度范围	-65°C~+150°C
工作温度范围	-55°C~+125°C
工作结温	125°C
引线温度 (焊接, 10 秒)	260°C

(1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 推荐工作条件

参数	范围
VIN	2.375~3.5V
EN、VLDOIN、VOSNS、PGOOD、VO	-0.1V~3.5V
REFIN、REFOUT	0.5~1.8V
PGND	-0.1~0.1V
储藏温度范围	-65°C~+150°C
工作温度范围	-55°C~+125°C
工作结温	125°C
引线温度 (焊接, 10 秒)	260°C

7. 主要电参数

(V_{VIN}=3.3V, V_{VLDOIN}=1.8V, V_{REFIN}=0.9V, V_{VOSNS}=0.9V, V_{EN}=V_{VIN}, C_{OUT}=3×10μF, T_A=-55°C~125°C, 典型的值为 T_A=25°C, 除非另有规定则需通过测试、设计或统计相关性来保证这些值。

表 2 主要电参数

参数	符号	试验条件	最小值	典型值	最大值	单位
供电电流	I _{IN}	V _{EN} =3.3V, 空载		0.7	1	mA
关闭电流	I _{IN(SDN)}	V _{EN} = 0V, V _{REFIN} =0V, 空载		65	80	μA
		V _{EN} = 0V, V _{REFIN} >0.4V, 空载		200	400	
供应电流 VLDOIN	I _{LDOIN}	V _{EN} =3.3V, 无负载		1	50	μA



关闭电流 VLDOIN	I _{LDOIN(SDN)}	V _{EN} =0V, 无负载		0.1	50	μA
REFIN 输入电流	I _{REFIN}	V _{EN} = 3.3V			1	μA
VO 的输出直流电压	V _{VOSNS}	V _{REFOUT} =1.25V(DDR1), I _o =0A		1.25		V
			-15		15	mV
		V _{REFOUT} =0.9V(DDR2), I _o =0A		0.9		V
			-15		15	mV
		V _{REFOUT} =0.75V(DDR3), I _o =0A		0.75		V
			-15		15	mV
		V _{REFOUT} =0.675V(DDR3L), I _o =0A		0.675		V
			-15		15	mV
		V _{REFOUT} =0.6V(DDR4), I _o = 0A		0.6		V
			-15		15	mV
REFOUT 的输出电压容差	V _{VOTOL}	V _{LDOIN} =1.50V, V _{OUT} =0.75V, -2 A<I _{VO} <2 A	-20		20	mV
		V _{LDOIN} =1.35V, V _{OUT} =0.675V, -2 A<I _{VO} <2 A	-20		20	
		V _{LDOIN} =1.20V, V _{OUT} =0.6V, -2 A<I _{VO} <2 A	-20		20	
VO 灌电流限制	I _{VOSRCL}	V _{OSNS} =0.9×V _{REFOUT} , T _A =25°C	3		4.5	A
VO 拉电流限制	I _{VOSNCL}	V _{OSNS} =1.1×V _{REFOUT} , T _A =25°C	3.5		5.5	A
输出关停 放电电阻	R _{DSCHRG}	V _{REFIN} =0V, V _{VO} =0.3V, V _{EN} =0V		18	25	Ω
VO PGOOD 阈值	V _{TH(PG)}	PGOOD 相对 REFOUT 的窗口上限 阈值较低	-23.5%	-20%	-17.5%	
		PGOOD 相对 REFOUT 的窗口上限 阈值较高	17.5%	20%	23.5%	
		PGOOD 滞后		5%		
PGOOD 启动延时	T _{PGSTUPDLY}	启动上升边缘, V _{OSNS} 在 REFOUT 的 15% 以内		2		ms
PGOOD 输出低电压	V _{PGOODLOW}	I _{SINK} =4mA			0.4	V
PGOOD 错误延迟	T _{PBADDLY}	V _{OSNS} 值超出了 PGOOD±20% 范 围内的值		10		μs
泄漏电流	I _{PGOODLK}	V _{OSNS} = V _{REFIN} (PGOOD 高 阻抗), V _{PGOOD} =V _{VIN} + 0.2V			1	μA
回流电压范围	V _{REFIN}		0.5		1.8	V
REFIN 欠压锁定	V _{REFINU VLO}	REFIN 电压上升	360	390	420	mV
REFIN 欠压锁定迟滞	V _{REFIN-UVHYS}			20		ns



REFOUT 电压	V_{REFOUT}			REFIN		V
VREFOUT 对 VREFIN 的 耐压	$V_{REFOUTTOL}$	$-10mA < I_{REFOUT} < 10mA,$ $V_{REFIN} = 1.25V$	-15		15	V
		$-10mA < I_{REFOUT} < 10mA,$ $V_{REFIN} = 0.9V$	-15		15	V
		$-10mA < I_{REFOUT} < 10mA,$ $V_{REFIN} = 0.75V$	-15		15	V
		$-10mA < I_{REFOUT} < 10mA,$ $V_{REFIN} = 0.675V$	-15		15	V
		$-10mA < I_{REFOUT} < 10mA,$ $V_{REFIN} = 0.6V$	-15		15	V
REFOUT 灌电流限制	$I_{REFOUT-SRCL}$	$V_{REFOUT} = 0V$	10	40		mA
REFOUT 拉电流限制	$I_{REFOUT-SNCL}$	$V_{REFOUT} = 0V$	10	40		mA
欠压保护阈值	$V_{VINUVVIN}$	触发	2.2	2.3	2.375	V
		迟滞		50		mA
高电平输入电压	V_{ENIH}	使能	1.2			V
低电平输入电压	V_{ENIL}	使能			0.3	V
滞后电压	V_{ENYST}	使能		0.1		V
逻辑输入泄漏电流	I_{ENLEAK}	使能	-1		1	mA
热关断阈值	T_{SD}			150		° C
热关断迟滞	T_{SD}			20		° C

8. 功能框图及引脚介绍

8.1 功能框图

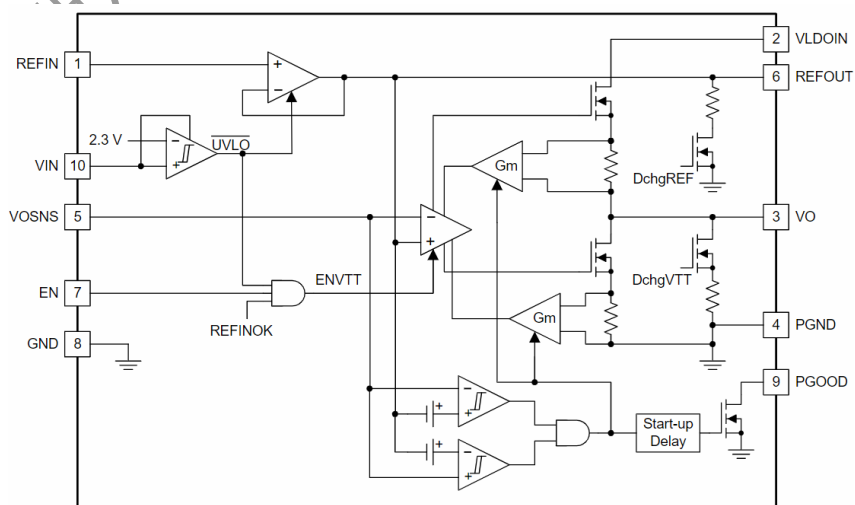


图 1 功能框图



8.2 引脚介绍

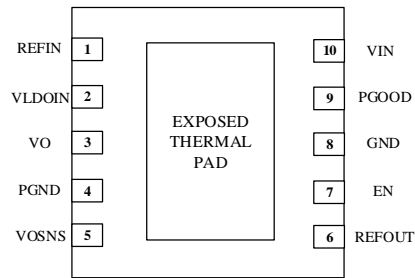


图 2 引脚分布图

表 3 引脚功能说明

引脚序号	引脚名称	功能描述
1	REFIN	参考输入。通过一个0.1 μ F的陶瓷电容连接到GND。
2	VLDOIN	给LDO提供相应的电源电压。使用10 μ F（或更大）陶瓷电容去提供此瞬时充电。
3	VO	LDO的电源输出引脚。为了稳定运行，VO输出引脚的总电容必须大于20 μ F。并联三个10 μ F陶瓷电容，以减少等效电阻(ESR)和等效电感(ESL)。
4	PGND	LDO的电源接地引脚。
5	VOSNS	LDO的电压检测输出。连接到输出电容或负载的正极引脚。
6	REFOUT	参考输入。通过一个0.1 μ F的陶瓷电容连接到GND。
7	EN	使能输入。置高打开调节器，置低关闭调节器。对于DDR VTT应用程序，请连接EN到SLP_S3。该引脚不可悬空。
8	GND	信号接地引脚
9	PGOOD	功率良好指示器开漏输出，当VO输出在 $\pm 20\%$ REFOUT以内时拉高。
10	VIN	输入电源引脚。应放置大容量电容在该引脚附近，以确保输入电源不低于VIN的最小阈值。需要一个值在1 μ F到4.7 μ F之间的陶瓷电容。
11	EP	热沉。位于芯片底部，与GND电气连接，建议将该焊盘连接至PCB的接地层。

9. 典型工作曲线图

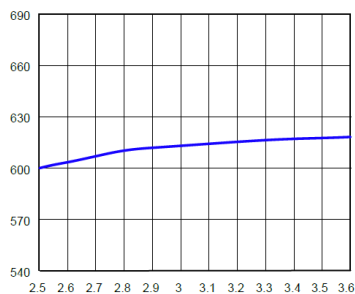


图 3 供电电流与输入电压

(VLDOIN=1.2V, Vrefin=0.6V, EN 开启, 空载)

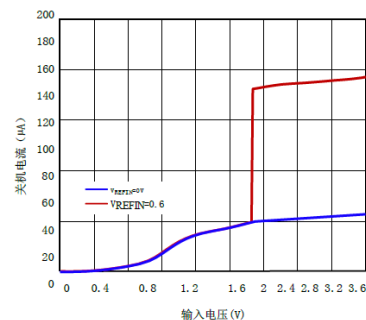


图 4 关断电流与输入电压(VEN=0V, 空载)

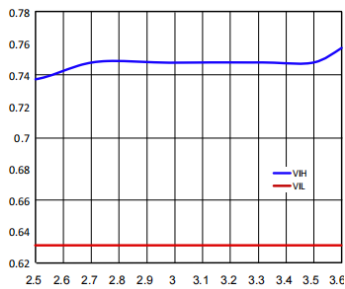


图 5 EN 阈值与输入电压

(VLDOIN=1.2V, VREFIN=0.6V, 空载)

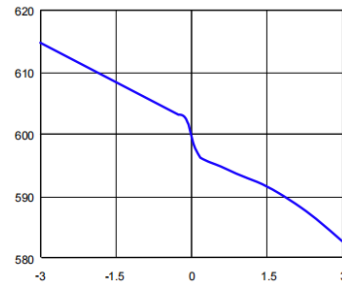


图 6 输出负载调节

(VIN=3.3V, VLDOIN=1.2V, VREFIN=0.6V)

10. 应用说明

C41602是一个DDR终端调节器，专门为低输入电压、低成本和低外部组件计数系统设计。该器件集成了一个高性能、低压差线性稳压器（LDO），具备拉灌电流能力。LDO稳压器采用快速反馈回路，使得外部小型陶瓷电容即可用来支持快速负载瞬态响应。

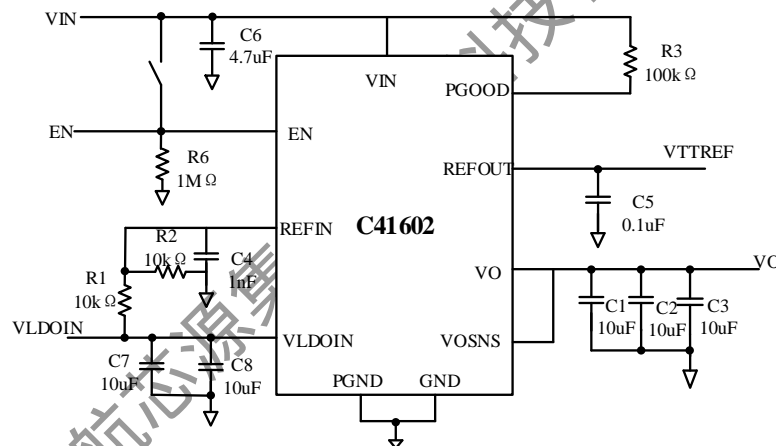


图 7 芯片典型应用

10.1 VLDOIN 输入电容

根据VLDOIN大容量电源与设备之间的跟踪阻抗，电源电流的瞬时增加主要由VLDOIN输入电容的电荷提供。使用10 μ F（或更高）的陶瓷电容来提供这种瞬态电荷。当VO引脚使用更多输出电容时，提供更多输入电容。一般来说，使用COUT值的一半作为输入。

10.2 电源滤波电容

在VIN引脚附近添加一个陶瓷电容，其值介于1 μ F和4.7 μ F之间，以稳定偏置电源（2.5V或3.3V电源轨），使其不受电源寄生阻抗的影响

10.3 输出滤波电容

为了稳定运行，VO输出引脚的总电容必须大于20 μ F。并联三个10 μ F陶瓷电容，以最小化等效串联电



阻（ESR）和等效串联电感（ESL）的影响。如果ESR大于 $2\text{ m}\Omega$ ，则在输出和VOSNS输入之间加入RC滤波器，以实现环路稳定性，RC滤波的时间常数应几乎等于或略低于输出电容的时间常数及其ESR。

10.4 参考输出函数

当器件被配置为DDR终端应用程序时，REFOUT会为存储器应用程序生成DDR VTT参考电压。它能够支持 10mA 的拉灌电流负载。当REFIN电压上升到 0.390V 且VIN引脚在高于UVLO阈值时，REFOUT被激活。当REFIN引脚电压低于 0.375V 时，REFOUT被禁用，随后通过内部的 $10\text{k}\Omega$ MOSFET放电至GND。REFOUT引脚与EN引脚状态无关。

10.5 EN 控制功能

当EN被置为高电平时，VO调节器开始正常运行。当EN为低时，VO通过内部的 18Ω MOSFET放电到GND。当设备驱动EN较低时，REFOUT保持打开。确保EN引脚电压始终低于或等于VVIN。

10.6 电源良好功能

C41602设备提供开漏PGOOD输出，当VO输出在REFOUT的 $\pm 20\%$ 范围内时，该输出变高。PGOOD在输出超过电源良好指示窗口大小后 $10\mu\text{s}$ 内置低。在初始VO启动期间，PGOOD在VO进入电源良好窗口后高 2 毫秒（典型值）。由于PGOOD是一个开漏输出，因此需要在PGOOD和稳定的有源电源电压轨之间放置一个上拉电阻器，其值介于 $1\text{k}\Omega$ 和 $100\text{k}\Omega$ 之间

10.7 电流限制保护

LDO具有恒定的过电流限制（OCL）。当输出电压不在电源良好范围内时，OCL电平降低一半。这种减少是一种非锁存保护。

10.8 欠压保护

对于VIN欠压锁定（UVLO）保护，C41602监控VIN电压。当VIN电压低于UVLO阈值电压时，VO和REFOUT调节器均断电，此关闭是一种非锁定保护。

10.9 热关断保护

C41602监控结温，如果器件结温度超过阈值（通常为 150°C ），VO和REFOUT调节器都会关闭，由内部放电MOSFET放电。此关闭是一种非锁定保护。

11. PCB 布局注意事项

- 1) 将输入电容尽可能靠近VLDOIN引脚，短而宽的连接



- 2) 将输出电容尽可能靠近 VO 引脚，短而宽的连接。如果其他输出电容需要放置在负载侧，则将一个值至少为 $10\mu\text{F}$ 的陶瓷电容放置在靠近 VO 引脚的位置。
- 3) 将 VOSNS 引脚连接到输出电容的正极节点，作为单独的记录道。在 DDR VTT 应用程序中，将 VO 检测跟踪连接到 DIMM 侧，以确保 DIMM 侧的 VTT 电压得到良好调节。
- 4) 如果 VO 感测轨迹很长，可以考虑在 VOSN 上添加低通滤波器。
- 5) 将 GND 引脚和 PGND 引脚直接连接到金属板上。
- 6) C41602 使用其金属板散热。为了有效地去除封装中的热量，在金属板上放置许多接地过孔。使用大的接地铜平面，尤其是表面层的铜平面，将其倒在热焊盘上的通孔上。

12. 芯片外形尺寸

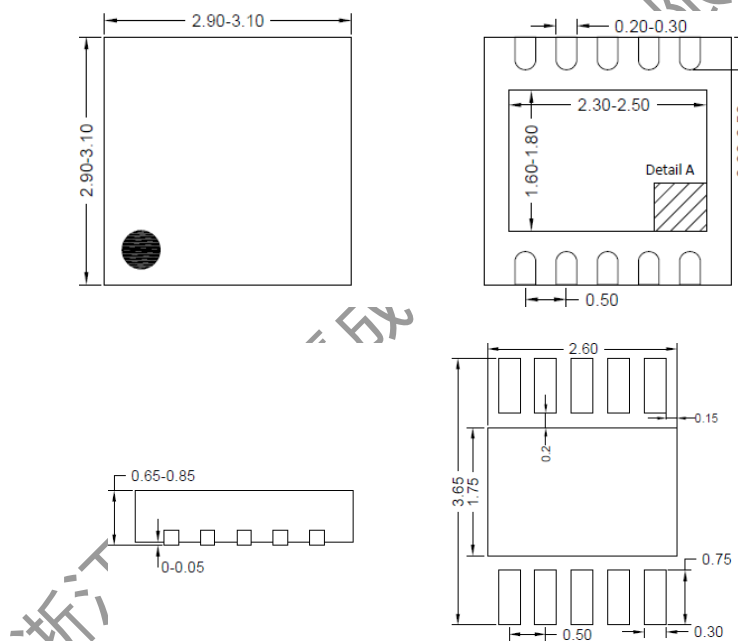


图 8 芯片外形尺寸图



13. 版本说明

产品型号	编制时间	版本编号	修订记录
C41602	2022.02.14	Rev.1	初始版本
C41602	2022.04.11	Rev.2	统一修正

浙江航芯源集成电路科技有限公司