



1.5V~12V, 1.5A 低压差线性稳压器

1. 产品特性

- 输入电压：1.5V~12V
- 低噪声：30 μ Vrms@5V（10Hz~100kHz）
- PSRR：60dB@（1kHz, 1.5A）、40dB@（100kHz, 1.5A）
- 额定电流：1.5A
- 漏失电压：350mV@ I_{OUT}=1.5A, V_{OUT}=1.8V
- 输出精度：±1.5%
- 关机电流：23 μ A@V_{IN}=7V
- 集成电源良好指示、过温保护、过流保护等功能
- 六个固定输出电压版本可选

2. 功能描述

C41112线性稳压器芯片是一款采用P型金属氧化物半导体(PMOS)导通元件配置的低压差线性稳压器。该器件可以工作在1.5~12V的超宽输入电压范围，同时具有优秀的PSRR和噪声性能。芯片内部设计有过流保护、过温保护等功能。芯片可通过配置BYP引脚滤噪电容实现极低噪声指标。芯片同时带有输出电压正常指示引脚，方便客户合理设计上电时序。

为了尽可能减少外围器件，芯片设计有固定输出电压版本，可以通过配置打线实现1.2V、1.5V、1.8V、2.5V、3.3V和5.0V六个固定输出电压版本。

3. 产品应用

- 噪声敏感模块供电：数模转换器（ADC）、模数转换器（DAC）、锁相环（PLL）、压控振荡器（VCO）
- 航天器：FPGA、DSP、ASIC

4. 裸芯片/封装芯片简介

- 本产品为裸芯片，芯片尺寸：1850 μ m*2250 μ m（含划片槽）。



5. 绝对最大额定值

表 1 绝对最大额定值

符号	参数	数值	单位
V_{IN}	正电源电压	13.2	V
V_{EN}	使能电压	13.2	V
T_{STG}	储存温度	-65~150	°C
T_A	工作温度	-55~125	°C

(1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 主要电参数

除非另有说明, $-55^{\circ}\text{C} \leq T_A \leq 125^{\circ}\text{C}$, $1.5\text{V} \leq V_{IN} \leq 12\text{V}$, $V_{EN} = V_{IN}$, $C_{OUT} = 22\mu\text{F}$, $I_{OUT} = 10\text{mA}$ 。

表 2 主要电参数

特性	符号	测试条件	最小值	典型值	最大值	单位
工作电压	V_{IN}	—	1.5	—	12	V
反馈电压	V_{FB}	$0\text{A} \leq I_{OUT} \leq 3\text{A}$, $1.5\text{V} \leq V_{IN} \leq 12\text{V}$	0.594	0.605	0.616	V
输出范围	V_{OUT}	—	0.8	—	$V_{IN} - 0.35$	V
压差	V_{DO}	$I_{OUT} = 1.5\text{A}$, $V_{OUT} = 1.8\text{V}$, $V_{IN} = V_{OUT} + V_{DO}$	—	230	350	mV
地电流	I_{GND}	$V_{IN} = 2.5\text{V}$, $V_{OUT} = 1.8\text{V}$, $I_{OUT} = 0.5\text{A}$	—	3.6	6	mA
静态电流	I_Q	$V_{IN} = V_{OUT} + 0.5\text{V}$, $I_{OUT} = 0\text{A}$	—	2.3	4	mA
关机电流	I_{SHDN}	$V_{EN} = 0\text{V}$, $1.5\text{V} \leq V_{IN} \leq 12\text{V}$	—	90	150	μA
EN使能输入低	V_{ILEN}	$1.5\text{V} \leq V_{IN} \leq 12\text{V}$	—	—	0.5	V
EN使能输入高	V_{IHEN}	$1.5\text{V} \leq V_{IN} \leq 12\text{V}$	2.4	—	—	V
PG 阈值	V_{THPG}	—	86%	—	94%	
PG 迟滞	$V_{HYS PG}$	$1.5\text{V} \leq V_{IN} \leq 12\text{V}$	—	2%	—	
PG 输出低电压	V_{OLPG}	$I_{PG} = 0\text{mA} \sim 1\text{mA}$	—	—	300	mV
PG 输出高漏电流	I_{LKGPG}	$T_A = 25^{\circ}\text{C}$, $V_{FB} > V_{THPG}$, $V_{PG} = 12\text{V}$	—	—	1	μA
线性调整率	$\Delta V_{OUT} \% / \Delta V_{IN}$	$T_A = 25^{\circ}\text{C}$, $1.5\text{V} \leq V_{IN} \leq 12\text{V}$	-0.1	0.01	0.1	%/V
负载调整率	$\Delta V_{OUT} \% / \Delta I_{OUT}$	$T_A = 25^{\circ}\text{C}$, $V_{IN} = 6.5\text{V}$, $V_{OUT} = 5\text{V}$, $0\text{A} \leq I_{OUT} \leq 1\text{A}$	-0.5	0.03	0.5	%/A
EN 开启延时	T_{EN}	$V_{IN} = 2.5\text{V}$, $V_{OUT} = 1.8\text{V}$, $I_{OUT} = 0.5\text{A}$, $C_{OUT} = 22\mu\text{F}$, $C_{BYP} = 0\text{nF}$	—	2	—	ms
限流点 ^a	I_{CL}	$T_A = 25^{\circ}\text{C}$, $V_{IN} = 2.5\text{V}$, $V_{OUT} = 1.8\text{V}$	2.1	2.5	3.0	A
过温保护 ^a	T_{SD}	—	140	160	—	°C
FB 输入电流 ^a	I_{FB}	$T_A = 25^{\circ}\text{C}$, $V_{IN} = 6\text{V}$, $V_{OUT} = 5\text{V}$	—	—	5	nA
EN 输入电流 ^a	I_{EN}	$V_{IN} = 6\text{V}$, $V_{EN} = 2.4\text{V}$, $V_{OUT} = 5\text{V}$	—	6	10	μA
PSRR 电源抑制	PSRR	$T_A = 25^{\circ}\text{C}$, 1kHz, $V_{IN} = 2.5\text{V}$, $V_{OUT} = 1.8\text{V}$,	—	60	—	dB



特性	符号	测试条件	最小值	典型值	最大值	单位
比 ^a		$I_{OUT}=1.5A$				
		$T_A=25^{\circ}C, 100kHz, V_{IN}=2.5V,$ $V_{OUT}=1.8V, I_{OUT}=1.5A$	—	40	—	dB
噪声 ^a	V_n	$T_A=25^{\circ}C, 10Hz\sim 100kHz, V_{OUT}=5V,$ $C_{BYP}=10nF, I_{OUT}=10mA$	—	30	—	μV_{RMS}

^a设计保证。

7. 功能框图及引脚介绍

7.1 功能框图

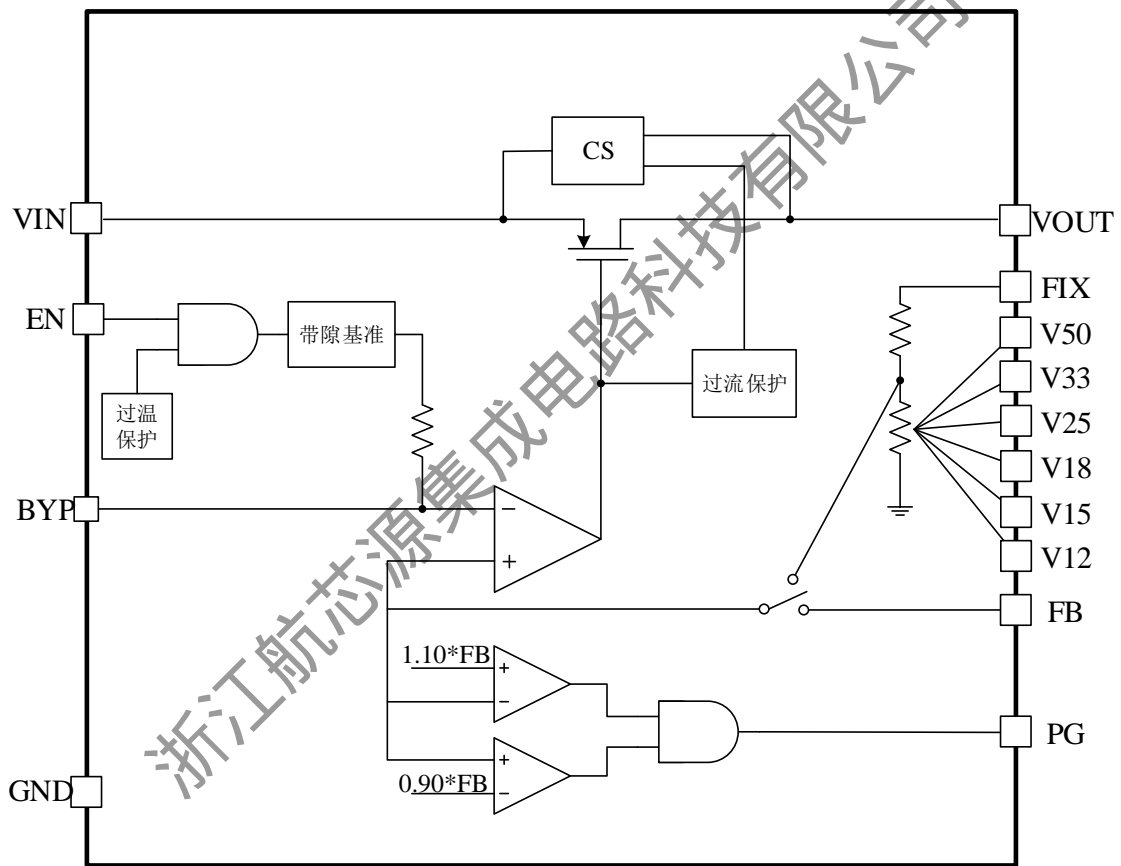


图 1 功能框图



7.2 引脚介绍

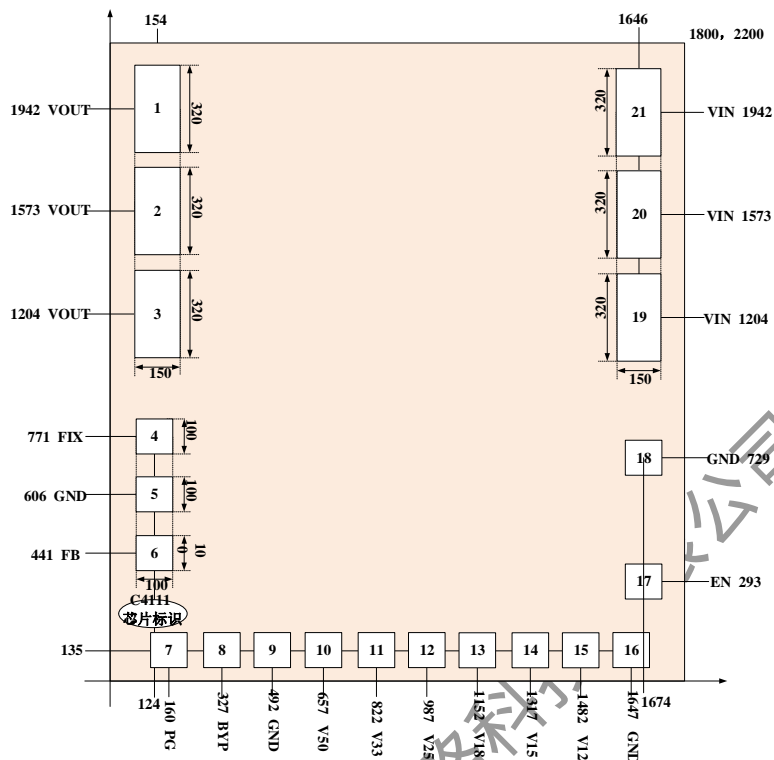


图 2 引脚分布图

表 3 引脚功能说明

引脚序号	引脚介绍	属性	引脚功能描述
1~3	VOUT	输出	功率输出端。
4	FIX	输入	固定输出选择端口，使用时连接至 VOUT。 可调版本该引脚悬空。
5	GND	地	地。
6	FB	输入	反馈输入端。
7	PG	输出	电源指示端口，输出电压正常时指示高。
8	BYP	输出	滤噪端口，通过在该引脚增加电容至地可降低输出噪声。
9	GND	地	地。
10	5 V 0	输入	5.0V 固定输出版本选择端口，使用时接地，不用悬空。
11	3 V 3	输入	3.3V 固定输出版本选择端口，使用时接地，不用悬空。
12	2 V 5	输入	2.5V 固定输出版本选择端口，使用时接地，不用悬空。
13	1 V 8	输入	1.8V 固定输出版本选择端口，使用时接地，不用悬空。
14	1 V 5	输入	1.5V 固定输出版本选择端口，使用时接地，不用悬空。



15	1 V 2	输入	1.2V 固定输出版本选择端口，使用时接地，不用悬空。
16	GND	地	地。
17	EN	输入	使能输入。高开启芯片，低关闭芯片。内部默认下拉。
18	GND	地	地。
19~21	VIN	输入	功率输入端。

8. 应用说明

C41112 线性稳压器芯片是一款采用 P 型金属氧化物半导体 (PMOS) 导通元件配置的低压差线性稳压器。该器件可以工作在 1.5~12V 的超宽输入电压范围，同时具有优秀的 PSRR 和噪声性能。芯片内部设计有过流保护、过温保护等功能。芯片可通过配置 BYP 引脚虑噪电容实现极低噪声指标。芯片同时带有输出电压正常指示引脚，方便客户合理设计上电时序。

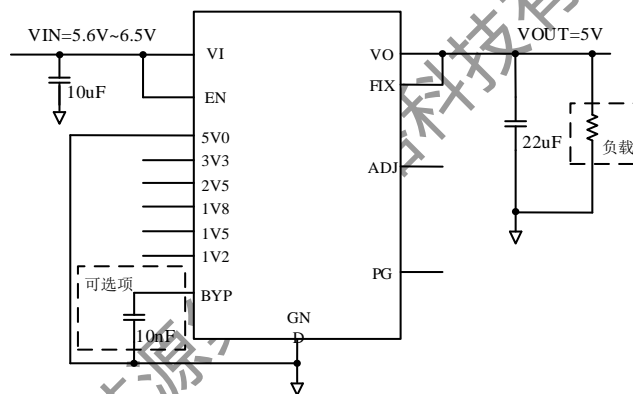


图 3 $V_{OUT}=5V$ 输出典型应用

- 推荐应用电路图内虚线框内为可选项，可悬空不用。
- 推荐应用电路为最简化外围应用方案，如需进一步提高 PSRR 和噪声性能请咨询芯片供应商。

8.1 输入电容 CIN

器件输入引脚和接地引脚之间需要一个大约 $10\mu F$ 的输入电容。在此应用中，建议使用典型的 X5R 或更高等级的陶瓷电容。该输入电容必须靠近器件，以确保输入稳定性。较低的 ESR 电容可使用较小的电容，而较高的 ESR 类型则需要较大的电容。

8.2 输出电容 COUT

对于瞬态稳定性，C41112 专门设计使用非常小的陶瓷输出电容。在此应用中，建议最小使用 $22\mu F$ 输出电容 (X7R 或 X5R, $10m\Omega$ 至 $50m\Omega$ ESR 范围)。较高的电容值有助于改善瞬态响应。



8.3 输出电压设定

C41112芯片输出电压可调，芯片设计有固定输出电压版本，可以通过配置打线实现1.2V、1.5V、1.8V、2.5V、3.3V和5.0V六个固定输出电压。

8.4 使能端

EN引脚可以控制整个芯片的工作状态，当EN上升电压高于阈值时，VOUT开启，当EN下降电压超过阈值时，VOUT关闭。

8.5 过流保护

该器件具有过流保护功能以防止过度功耗而造成的损坏，在输出负载达到2.5A时芯片限流，当超过2.5A时，输出电压降低以维持恒定的输出电流。

8.6 电源良好指示

C41112具有电源良好指示引脚以指示输出状态，该引脚需要一个可连接至VIN或VOUT的外部上拉电阻。若芯片处于关机模式、限流模式、热关断模式或者VOUT电压低于内部基准电压的93.8%，PG引脚立即转变为低电平。当VOUT电压高于内部基准电压的96.5%，PG引脚转变为高电平。

8.7 散热考虑因素

C41112可在整个工作结温范围内提供高达1.5A的电流。但是，最高输出电流必须在较高的环境温度下降低以确保结温不超过150°C，当结温超过150°C时，芯片进入热关机状态，在结温降至135°C以下时，芯片恢复工作。

在所有可能的条件下，结温必须在操作条件的指定范围内。功耗可根据输出电流和调节器两端的压降来计算。

$$P_D = ((V_{IN} - V_{OUT}) \times I_{LOAD}) + (V_{IN} \times I_{GND})$$

任何条件的最终工作结温可通过以下热方程估算：

$$P_{D(MAX)} = (T_{J(MAX)} - T_A) / \theta_{JA}$$

其中 $T_{J(MAX)}$ 是芯片的最高结温， T_A 是最高环境温度。

9. 注意事项

9.1 使用注意事项

- 1) 器件不能超过极限工作条件使用；
- 2) VIN 和 VOUT 压差推荐不低于 0.6V 即可，根据整机可用电压选择合适电压值，过高的压差需考虑芯



片散热处理。

- 3) 如需控制芯片开关机，EN 使能连接控制信号。
- 4) 所有未连接引脚悬空即可。
- 5) 电源去耦：应在靠近器件电源引出端处采用大于等于 $10\mu\text{F}$ 电容。此外，线路板布线应尽量短，尽量避免直角、锐角走线；
- 6) 输出电容建议大于等于 $22\mu\text{F}$ ，以改善瞬态响应并获得较低低的输出电压纹波；
- 7) VIN、VOUT 线路板布线应尽量短，尽量避免直角、锐角走线；
- 8) 地引脚根据 PCB 布局选择一个 PAD 连接即可，多个地引脚同时连接更优。
- 9) 本产品可以抗 2000V 静电击穿，使用时应注意避免静电损伤；
- 10) 工作时先检查电源、地是否接触良好后再接通器件电源。

9.2 装配注意事项

- 1) 芯片键合区主要材料为铝，适宜于键合工艺，键合材料推荐铝丝，若使用金丝，在芯片装配、使用过程中需控制金铝化合物产生；
- 2) 芯片背面接地且已金属化，可根据散热、导电性等具体使用要求，采用烧结或粘接工艺。
- 3) 芯片使用、贴装过程中注意防静电；操作人员戴接地防静电手环，操作台面、操作设备接地良好；
- 4) 单片电路需贮存在干燥洁净的 N2 环境中；
- 5) 拿取芯片时，最好使用真空吸笔，以免损伤芯片；
- 6) 真空包装好的芯片应贮存在温度 10°C 到 30°C ，相对湿度 20%~70% 的环境中，周围没有酸、碱或者其它腐蚀气体，通风良好，且具备相应防静电措施；未使用的芯片应存于氮气柜中；
- 7) 在避免雨、雪直接影响条件下，装有产品的包装箱可以用安全的运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。



10. 版本说明

产品型号	编制时间	版本编号	修订记录
C41112	2022.1.28	Rev.1	初始版本
C41112	2022.04.11	Rev.2	统一修正

浙江航芯源集成电路科技有限公司