



1.5~7V 电压输入,1.5A 抗辐射 LDO 稳压器

1. 产品特性

- 输入电压范围：1.5V~7V
- 最大输出电流:1.5A
- 高电压精度：±1.25%
- 低漏失电压：400mV@1.5A
- 低噪声：60μVRMS (V_{OUT}=5V, 10Hz-300kHz)
- 高电源抑制比：45dB@1kHz
- 超快瞬态响应速度
- 总剂量 (TID) 耐受：≥100k rad(si)
- 单粒子锁定及烧毁对线性能量传输 (LET) 的抗干扰度：≥75MeV*cm²/mg

2. 功能描述

C41105RH/C41105RHC是一款采用P型金属氧化物半导体 (PMOS) 导通元件配置的辐射加固型LDO线性稳压器。该器件可以工作在1.5V~7V的宽输入电压范围，同时可以提供优异的PSRR和噪声性能。

3. 产品应用

- 航天器FPGA、微处理器、ASIC等负载点芯片供电
- 低噪声系统：A/D、D/A、高速Serdes等
- 射频、VCO、接收机、运放等应用

4. 裸芯片/封装简介

- C41105RH 为裸芯片，尺寸为：2450μm×2510μm (含划片槽)
- 可提供封装器件 C41105RHC，采用 CLCC8 陶瓷封装，封装外形尺寸为：5mm*5mm*1.35mm



5. 绝对最大额定值

表 1 绝对最大额定值

参数	符号	最小值	典型值	最大值	单位
输入电压	V _{IN}	-0.3		7.5	V
	FB, EN	-0.3		V _{IN} +0.3	V
输出电压	V _{OUT}	-0.3		V _{IN}	V
最大工作结温	T _J	-55		150	°C
储藏温度	T _{STG}	-65		150	°C
ESD (HBM)	ESD	2000			V

(1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 推荐工作条件

- 1) 输入电压V_{IN}: 1.5V~7V
- 2) 使能V_{EN}: V_{IN}
- 3) 工作环境温度T_A: -55°C~125°C

7. 主要电参数

表 2 主要电参数

参数	测试条件	最小值	典型值	最大值	单位
V _{IN} 输入电压		1.5		7	V
V _{FB} 反馈电压	0A ≤ I _{OUT} ≤ 1.5A, 1.5V ≤ V _{IN} ≤ 7V	0.594	0.605	0.616	V
V _{OUT} 输出范围		0.8		V _{IN} -0.25	V
输出精度	0A ≤ I _{OUT} ≤ 1.5A, 1.5V ≤ V _{IN} ≤ 7V, V _{OUT} =0.8V, 1.2V, 1.8V, 6.65V	-2%		2%	
线性调整率	1.5V ≤ V _{IN} ≤ 7V	-0.1	-	0.1	%/V
负载调整率	0.8V ≤ V _{OUT} ≤ 6.65V, 0A ≤ I _{OUT} ≤ 1.5A		1		%/A
压差	T _A =25°C, I _{OUT} =0.75A, ΔV _{OUT} =1%			200	mV
	T _A =25°C, I _{OUT} =1.5A, ΔV _{OUT} =1%			400	mV
静态电流 I _Q	V _{IN} =1.5V, V _{OUT} =1.2V, I _{OUT} =0A			9	mA
关机电流 I _{SHDN}	1.5V ≤ V _{IN} ≤ 7V, V _{EN} =0V			60	μA



地电流 I _{GND}	T _A =25°C, V _{IN} =2.5V, I _{OUT} =0.75A		10	20	mA
	T _A =25°C, V _{IN} =2.5V, I _{OUT} =1.5A		15	30	mA
EN 输入电流	V _{IN} =7V, V _{EN} =7V, V _{OUT} =6.65V		20	150	nA
EN 低使能				0.55	V
EN 高使能		V _{IN} -0.7			V
PSRR	T _A =25°C, V _{IN} =2.5V, V _{OUT} =1.8V, C _{OUT} =22μF	1kHz	40		dB
		100kHz	20		dB
输出噪声	T _A =25°C, V _{IN} =6.5 V, V _{OUT} =5V, I _{OUT} =10mA, BW=10Hz~300kHz			60	μVRMS
过温保护			160		°C
过温迟滞			15		°C

8. 功能框图及引脚介绍

8.1 功能框图

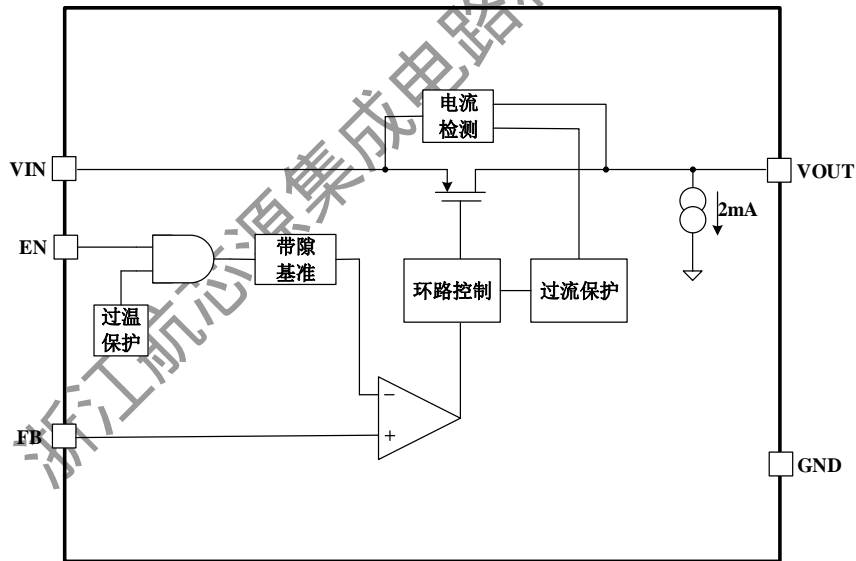


图 1 功能框图



8.2 引脚介绍

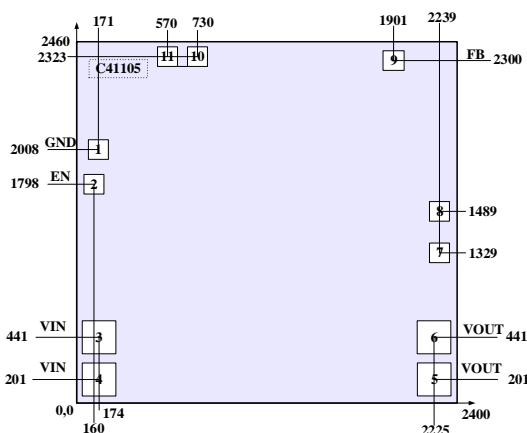


图 2 裸芯片 (C41105RH) 引脚分布图

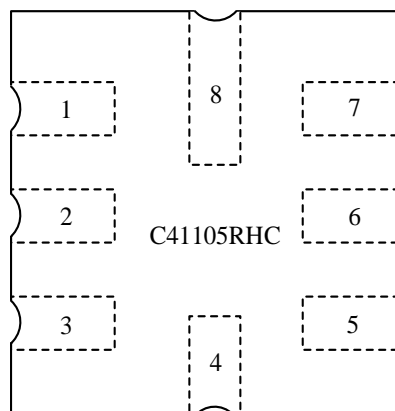


图 3 封装产品 (C41105RHC) 引脚分布图

- 1) 芯片尺寸: 2500 * 2560 (μm^2) (已包含划片槽尺寸)
- 2) PAD 尺寸: 信号 PAD : 100 * 100 (μm^2)

功率电源、功率输出: 180 * 180 (μm^2)

表 3 C41105RH 引脚介绍

引脚编号	引脚介绍	引脚功能描述
1	GND	接地引脚。
2	EN	使能信号脚。输入逻辑高用来开启芯片, 输入逻辑低用于关闭芯片。建议使用时直接接到 VIN。
3、4	VIN	功率输入。建议输入加有滤波电容可以有更好的模拟性能。
5、6	VOUT	功率输出。
7, 8, 10, 11	NC	空引脚。
9	FB	反馈引脚。在 VOUT 和 FB 之间连接一个电阻 R_T , 和一个 FB 和 GND 之间的电阻 R_B 。用于编程输出电压: 输出电压= $0.6V * (R_T/R_B+1)$ 。

表 4 C41105RHC 引脚介绍

引脚编号	引脚介绍	引脚功能描述
1	VOUT	功率输出。
2	NC	悬空引脚。
3	FB	反馈引脚。在 VOUT 和 FB 之间连接一个电阻 R_T , 和一个 FB 和 GND 之间的电阻 R_B 。用于编程输出电压: 输出电压= $0.6V * (R_T/R_B+1)$ 。
4、5、8	GND	接地引脚。



6	EN	使能信号脚。输入逻辑高用来开启芯片，输入逻辑低用于关闭芯片。建议使用时直接接到 VIN。
7	VIN	功率输入。建议输入加有滤波电容可以有更好的模拟性能。

9. 典型特性曲线

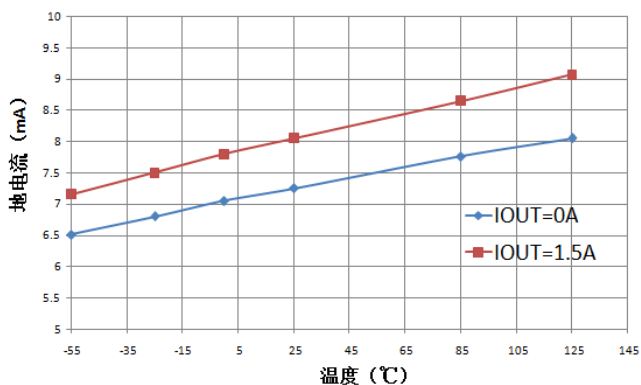


图 4 地电流随温度变化曲线

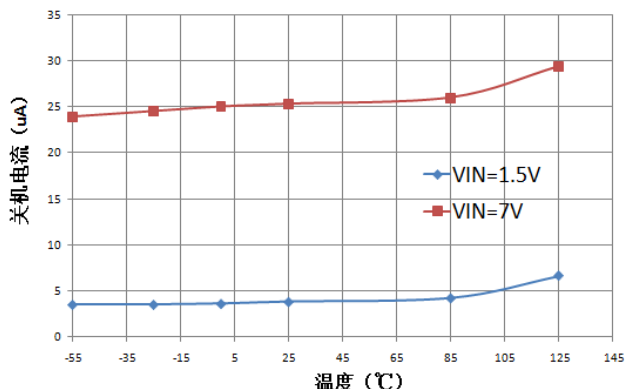


图 5 关机电流随温度变化曲线

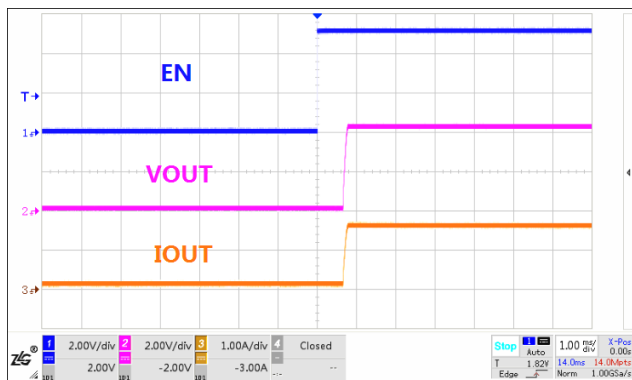


图 6 使能开机瞬态波形

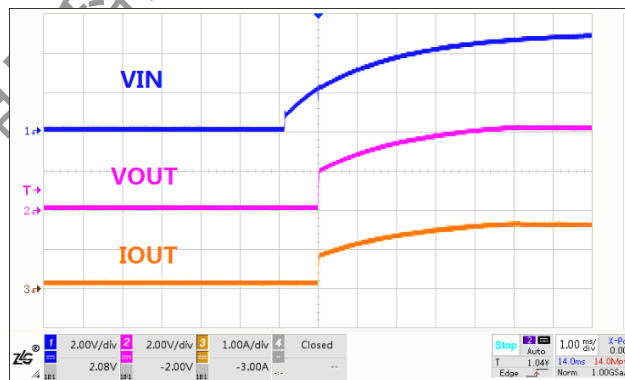


图 7 VIN 开机瞬态波形

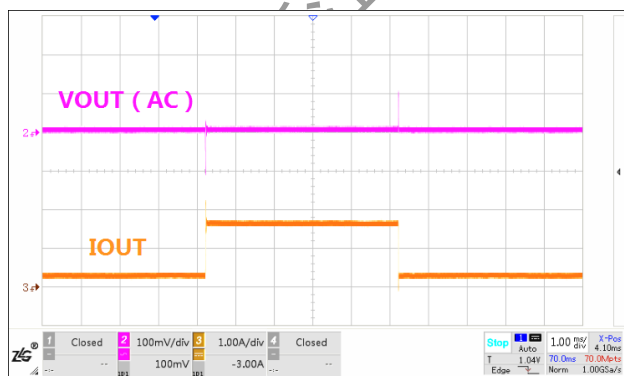


图 8 负载跳变曲线

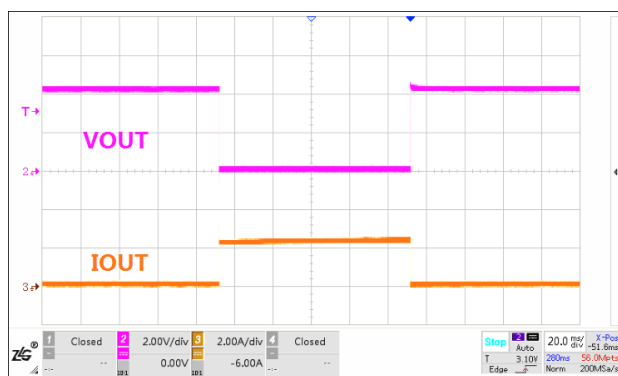


图 9 短路保护曲线

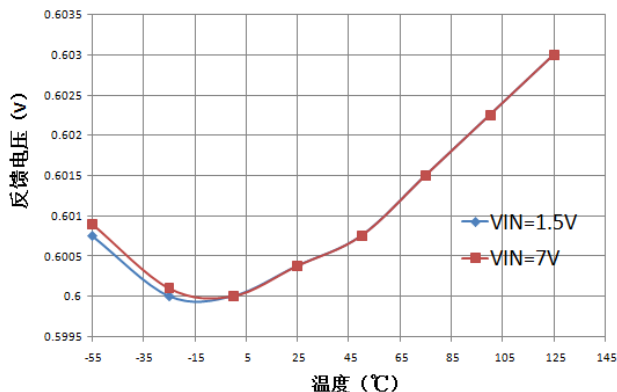


图 10 反馈电压随温度变化曲线图

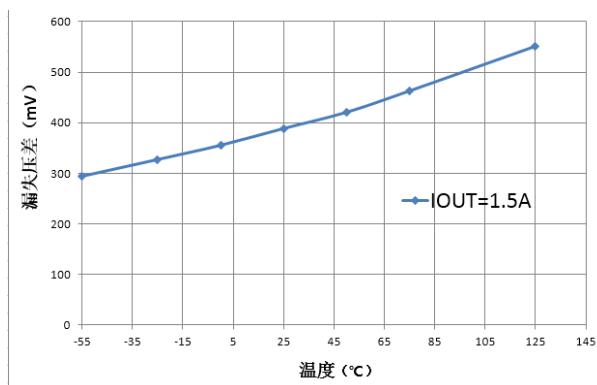


图 11 漏失电压随温度变化曲线

10. 芯片应用说明

C41105RH/C41105RHC系列LDO，最大输出1.5A。该芯片具有低压差、低噪声、高PSRR等优点。芯片内部集成有过流保护、过温保护等功能。

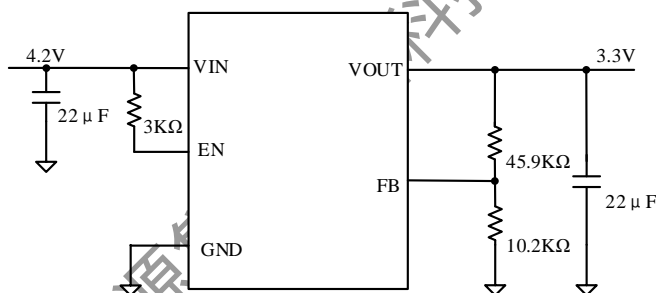


图 12 C41105RH/C41105RHC 典型应用图

10.1 可调输出电压

输出电压通过设置VOUT到FB端口的分压电阻实现，可以实现0.8V至6.4V输出电压范围。建议使用1%精度或者更高精度的电阻实现。具体计算公式如下：

$$V_{OUT} = \frac{(R_T + R_B)}{R_B} \cdot V_{FB} \quad (1)$$

其中 $V_{FB}=0.6V$

推荐输出电压对应的反馈电阻列表如下：（推荐电阻精度不低于1%）

表 5 反馈电阻参考选择表

VOUT	RT	RB
0.8V	10kΩ	30.1 kΩ
1V	10 kΩ	15 kΩ
1.2V	10 kΩ	10 kΩ



1.5V	15 kΩ	10 kΩ
1.8V	20 kΩ	10 kΩ
2.5V	32 kΩ	10.1 kΩ
3.3V	45.9 kΩ	10.2 kΩ
4V	59 kΩ	10.4 kΩ
5V	77.7 kΩ	10.6 kΩ
5.5V	78.7 kΩ	9.65 kΩ
6V	78.7 kΩ	8.75 kΩ

10.2 电容选择

C41105RH/C41105RHC芯片可以正常工作的输入输出电容容值范围为10μF至22μF，ESR值为10mΩ至2Ω。具体芯片的表现也随输出负载和电容的变化而变化。

需要着重注意的是在设计芯片PCB板时尽可能降低输入和输出与地之间的距离，以降低寄生电感的影响。功率部分最长线长不应超过5cm。

11. 注意事项

C41105RHC 使用注意事项

- 1) 芯片工作电压绝对最大额定值 7.5V，器件不能超过极限工作条件使用，推荐在 VIN=1.5V~7V 电压范围内使用；
- 2) 电源去耦：应在靠近器件电源引出端处采用大于等于 10μF 电容。此外，线路板布线应尽量短，尽量避免直角、锐角走线；
- 3) 输出电容建议大于等于 10μF，以改善瞬态响应并获得较低低的输出电压纹波；
- 4) VIN、VOUT 线路板布线应尽量短，尽量避免直角、锐角走线；
- 5) 本产品可以抗 2000V 静电击穿，使用时应注意避免静电损伤；
- 6) 工作时先检查电源、地是否接触良好后再接通器件电源。

13.2 C41105RH 使用注意事项

- 1) 芯片键合区主要材料为铝，适宜于键合工艺，键合材料推荐硅铝丝，若使用金丝，在芯片装配、使用过程中需控制金铝化合物产生；
- 2) 芯片背面接地且已金属化，可根据散热、导电性等具体使用要求，采用烧结或粘接工艺；
- 3) 不用的输出端应悬空；
- 4) 芯片使用、贴装过程中注意防静电；操作人员戴接地防静电手环，操作台面、操作设备接地良好；
- 5) 单片电路需贮存在干燥洁净的 N2 环境中；

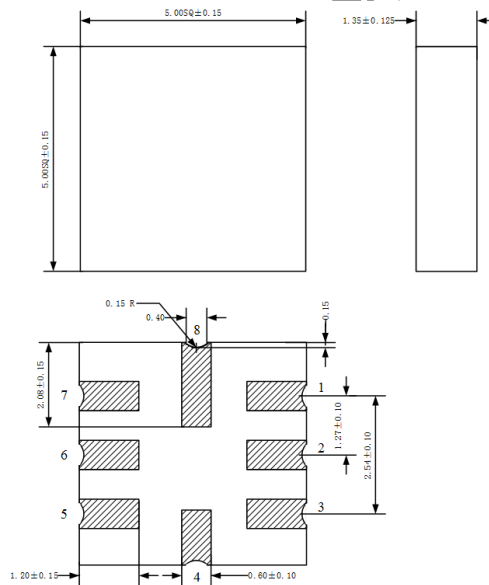


- 6) 本产品可以抗 2000V 静电击穿，使用时应注意避免静电损伤；
- 7) 拿取芯片时，最好使用真空吸笔，以免损伤芯片；
- 8) 真空包装好的芯片应贮存在温度 10℃到 30℃，相对湿度 20%~70%的环境中，周围没有酸、碱或者其它腐蚀性气体，通风良好，且具备相应防静电措施；未使用的芯片应存于氮气柜中；在避免雨、雪直接影响的条件下，装有产品的包装箱可以用安全的运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。

12. 常见故障及处理方法

- 1) 输出电压震荡，输出电容全部换成陶瓷电容。
- 2) 重载时输出电压不正常。首先确定输入电容是否足够，其次确认输入电压是否有严重掉压现象，再次注意模拟地是否被功率地严重干扰，最后检查是否由于输出线损过大导致输出掉压。

13. 封装外形尺寸



14. 封装热阻数据

表 6 热阻数据

符号	含义	数值	单位
R_{thJC}	器件结到外壳壳热阻	8	°C/W
R_{thJa}	器件结到空气热阻	35	°C/W
T_{SOLD}	引脚最高焊接温度，10秒	300	°C



15. 版本说明

产品型号	编制时间	版本编号	修订记录
C41105RH/C41105RHC	2021.10.14	Rev.1	初始版本
C41105RH/C41105RHC	2022.04.11	Rev.2	统一修正

浙江航芯源集成电路科技有限公司