



12V, 10A 抗辐射电源模块

1. 产品特性

- 输入电压范围：4V~13.2V
- 输出电压范围：0.8V~5.0V
- 最大输出电流: 10A(单路)
- 峰值效率：93%
- 典型开关频率：180kHz
- 短路功耗：≤2W（输入电压 5V）
- 电源良好指示
- 支持频率同步，支持多相并联，最多可支持 12 相并联，负载电流扩展达到 240A
- 软启动时间典型值 4ms，可通过外部并联电容延长
- 集成过温、过流、输出过压、短路保护功能
- 总剂量（TID）耐受：≥100k rad(si)
- 单粒子锁定及烧毁对线性能量传输（LET）的抗干扰度：≥75MeV*cm²/mg



2. 功能描述

MJ1210RH 型负载点电源模块模块专为低压负载点应用设计，采用非隔离同步降压式拓扑结构，在输入电压 4V 至 13.2V 的范围内，可输出最低至 0.8V 的电压以及最大 10A 的负载电流，并支持频率同步及多相并联使用。模块内部集成输入欠压保护、软启动、过流保护、短路保护、过温保护、输出电压良好指示等功能。产品采用高可靠厚膜混合集成电路工艺制造，金属全密封封装，可满足航天器 ASIC、FPGA、DSP 等负载端的低压大电流使用，应用范围十分广泛，同时具有高可靠、小体积、高功率密度等特点。

3. 产品应用

- 航天器FPGA、DSP、ASIC等负载端

4. 封装简介

- 本产品采用双列直插式金属外壳封装，体积为30.6×29.6×13（mm）



5. 绝对最大额定值

- 1) VIN电压范围：-0.3~18V；
- 2) SS、COMP、SYNC、EN、PSMD、CLKO、TRIM电压范围：-0.3~5.5V；
- 3) PG电压范围：-0.3~18V；
- 4) SENSE电压范围：-0.3~5.0V；
- 5) VOUT电压范围：-0.3~5.0V；
- 6) 最大负载电流：10A；
- 7) 手工装配温度 T_M ：250°C（焊接时间 $t \leq 30s$ ）
- 8) 外壳工作温度 T_C ：-55°C~125°C；
- 9) 贮存温度范围 T_{STG} ：-65°C~150°C；
- 10) 静电放电敏感性等级ESDS：2000V。

注：使用中超过这些绝对最大值可能对模块造成永久性损坏或者降低可靠性和使用寿命。

6. 推荐工作条件

- 1) 电源电压（ V_{IN} ）：4V~13.2V；
- 2) 输出电压（ V_{OUT} ）：0.8V~5.0V；
- 3) 工作温度范围（ T_C ）：-55°C~125°C。

7. 电性能参数

除非特别说明，使能端开路，空载， $V_{IN}=12V$ ， $T_C = -55^\circ C \sim 125^\circ C$ 。

表 1 电性能参数

特性	符号	测试条件	最小值	典型值	最大值	单位
输出电压 ^a	V_{OUT1}	$I_{OUT}=10A$ ， $R_{TRIM}=4.1k\Omega$ ， 设定输出电压3.3V	3.24	3.3	3.36	V
	V_{OUT3}	$I_{OUT}=10A$ ， $R_{TRIM}=0.7k\Omega$ ， 设定输出电压5.0V	4.9	5	5.1	V
输出电流	I_{OUT}	$V_{OUT3}=5V$ ， $V_{IN}=12V$	0	-	10	A
EN关闭电压	V_{EN-OFF}		0	-	1.5	V
EN开路电压	$V_{EN-OPEN}$			4.8	5	V
欠压开启电压	$V_{UVLO-ON}$		3.0	3.25	3.5	V
欠压迟滞电压	$V_{UVLO-hys}$		100	250	400	mV
关机电流	I_{OFF}	EN=0V		4.5	10	mA
工作电流	$I_{NO-LOAD}$	$V_{OUT}=0.8V$ ，空载		45	200	mA
启动延时	t_{START}	EN ON→90% V_{OUT}		4	6	ms



开关频率	F_{OSC}		150	200	240	kHz
负载调整度	S_I	$V_{OUT}=5V, I_{OUT}=0 \rightarrow 10A$			50	mV
电压调整度	S_V	$V_{IN}=10.8V \sim 13.2V, I_{OUT}=10A$	-		50	mV
输出纹波电压 (峰-峰值)	V_{RIP}	$I_{OUT}=10A, BW=10kHz \sim 20MHz$	-		150	mV
效率	η	$V_{OUT}=5V, I_{OUT}=10A, T_C=25^\circ C$	88	-	-	%
负载瞬变时输出电压 变化 ^{bc} (峰值)	V_{LOR}	50%负载 \rightarrow 满载或满载 \rightarrow 50%负载, $T_C=25^\circ C$	-350	-	350	mV
负载瞬变时输出电压 恢复时间 ^{bcd}	t_{LOR}		-	-	300	μs
CLKO 相位差	Phas	PSMD=GND	170	180	190	°
		PSMD悬空	110	120	130	
		PSMD=5V	80	90	100	
CLKO 输出高电平	V_{OH_CLKO}		4.5	-	-	V
CLKO 输出低电平	V_{OL_CLKO}		-	-	0.5	
SYNC 输入低电平	V_{IH_SYNC}		-	-	0.8	
SYNC 输入高电平	V_{IL_SYNC}		2	-	-	
PSMD 输入低电平	V_{IH_PSMD}		-	-	0.5	
PSMD 输入高电平	V_{IL_PSMD}		4.5	-	-	
SYNC 输入频率范围	f_{SYNC_EX}		200	-	600	kHz
<p>a 变换器的输出电压受 R_{TRIM} 电阻的影响, R_{TRIM} 应满足 1%精度和 100ppm/$^\circ C$温漂;</p> <p>b 该参数由设计保证, 仅在鉴定检验及测试或工艺更改时测试;</p> <p>c 负载跃变时间应大于 10μs;</p> <p>d 恢复时间是指从跃变开始直到输出电压回到稳定值的1%范围内的时间。</p>						



8. 模块框图和引脚说明

8.1 模块框图

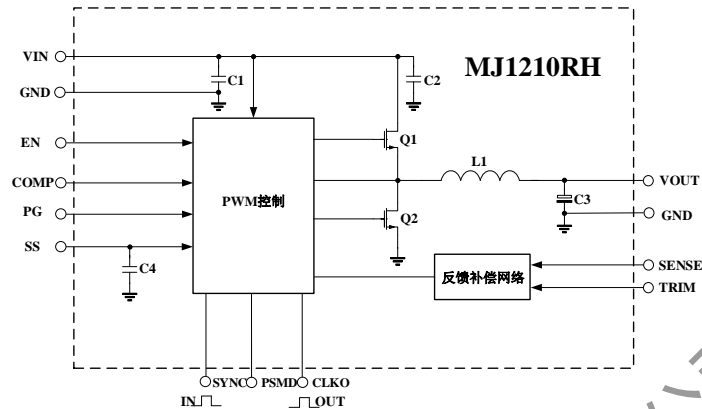


图 1 模块框图

8.2 引脚说明

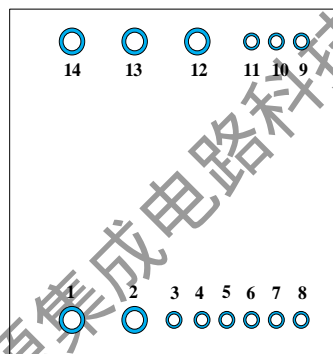


图 2 封装引脚排序（俯视图，引脚朝下）

表 2 模块引脚功能说明表

引脚序号	引脚名称	引脚功能描述
1	VIN	电源输入
2	GND	输入地
3	PG	输出电压良好指示端
4	COMP	补偿端
5	SS	软启动端
6	SYNC	外部频率同步端
7	CLKO	时钟输出端
8	PSMD	时钟相位控制端
9	EN	使能端
10	TRIM	电压调节端
11	SENSE	感应端



12	GND	输出地
13	VOUT	输出正
14	CASE	外壳端

9. 功能详细说明

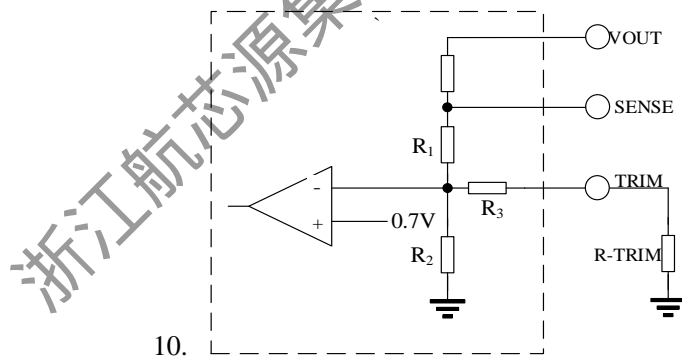
MJ1210RH 型抗辐照 DC/DC 电源模块采用非隔离降压式拓扑结构，输入电压范围 4V~13.2V，输出电压 0.8V~9V 可调，同时可提供最大 10A 的输出电流。整个模块集成电源良好指示、可编程上电时序（并联使用时）、使能、过流、过压、短路保护等功能，其高可靠、高功率密度、小体积等特点非常适合用来给航天器的各类负载点电源系统供电。

9.1 输出电压调节及采样

输出电压通过连接在 TRIM 引脚到 GND 的电阻进行编程。该电阻必须使用 1%精度或者更高精度的电阻实现以保证输出精度。

SENSE 引脚是输出电压采样端，通常将 SENSE 引脚与 VOUT 引脚相连接。当输出电流比较大、且电源与负载较远时，为了消除寄生电阻产生的压降，可以采用远端补偿，将 SENSE 引脚在负载端与 VOUT 连接，以确保远端负载端电压的稳定。

模块内部的反馈网络如下图 3 所示，内部电阻 $R_1=30\text{ k}\Omega$ ， $R_2=210\text{ k}\Omega$ ， $R_3=4.3\text{ k}\Omega$ ，基准电压为 0.7V。



11. 图 3 反馈网络示意图

通过上图的反馈网络示意图，推出 VOUT 电压（SENSE 引脚和 VOUT 引脚在负载端相连）的计算公式为：

$$V_{OUT} = \frac{168R_{TRIM} + 5.1326 \times 10^6}{210R_{TRIM} + 0.903 \times 10^6} \quad \text{公式 (1)}$$

根据公式 1，推出 RTRIM 电阻的计算公式为：

$$R_{TRIM} = \frac{5.1326 \times 10^6 - 0.903 \times 10^6 \times V_{OUT}}{210V_{OUT} - 168} \quad \text{公式 (2)}$$

根据公式 (2)，给出 R-TRIM 电阻与 VOUT 电压的速查表如下表所示。



表 3 RTRIM 与 VOUT 速查表

V _{OUT} (V)	R _{TRIM} (Ω)	V _{OUT} (V)	R _{TRIM} (Ω)
0.8	开路	2.5	8.05k
0.9	205.7k	2.8	6.2k
1.0	100.7k	3.0	5.24k
1.2	48.2k	3.3	4.1k
1.5	25.7k	4.0	2.26k
1.8	16.7k	5.0	0.7k
2.0	13.2k	5.7	短路

11.1 电源指示 (PG)

PG 是一个开漏输出。该引脚建议使用 10kΩ 到 100kΩ 上拉电阻。当 V_{IN} 超过 1V 时, PG 即可以指示状态, 但是吸入电流能力下降。当 V_{IN} 大于 3V 时, PG 拥有完整的吸入电流能力。当 PG 刚进入基准电压 93% 和 107% 之间时, 端口将处于高阻态。当 PG 大于 111% 或者小于 89% 基准电压值时, PG 内部开关打开, 端口下拉, 以指示模块工作不正常。在并联运行时, 仅需连接单个模块的 PG 端口。

11.2 模块关闭 (EN)

EN 引脚的模块关断电压阈值为 1.5V。外部控制器通过控制 EN 引脚来控制整个模块的工作状态。EN 引脚内部 1MΩ 电阻上拉, 悬空时模块默认开启。当应用于 5V 以上的电压时, 可在 EN 引脚对地放置一个 5V 齐纳二极管, 并且将一个 10kΩ 至 100kΩ 的电阻放置于该引脚和高于 5V 的输入之间。EN 引脚也可用于输出电压序列。在并联运行中, EN 引脚可以接在一起并由单个模块控制。

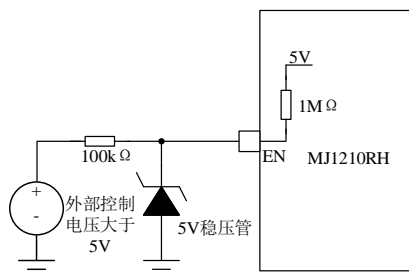


图 4 控制电压高于 5V 应用时 EN 连接示意图

11.3 可编程上电时序

通过使用 PG 和 EN 引脚可实现电源的顺序输出。如图 5 所示, 将第一个电源的 PG 作为第二个电源的 EN 启动输入, 在第一个电源正常输出后, 第二个电源才开始启动。



(1) 顺序启动

将两个模块的 EN 引脚与 SS 引脚连接在一起，实现同时启动

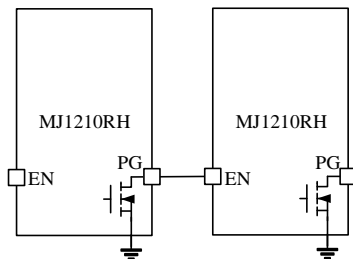


图 5 顺序启动

(2) 同时启动

如图 6 所示，将两个模块的 EN 引脚与 SS 引脚连接在一起，实现同时启动

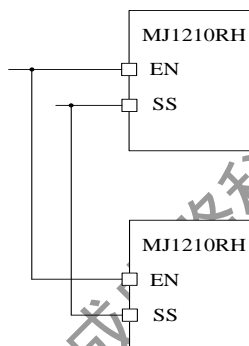


图-6 同时启动

11.4 软启动 (SS)

软启动和关机功能可以通过 SS 引脚实现。外部 SS 引脚与误差放大器输入端的内部软启动电压之间存在一个约 0.65V 的偏移 (如图 7 所示)，模块在 VOUT 电压开始启动之前被使能，减少了启动时对输出电容充电的瞬态电流，确保平稳启动而不会出现输出电压过冲的现象；当 SS 引脚的电压低于 260 mV 时，模块将被关闭。模块内部在 SS 引脚配置了 100nF 的软启动电容，SS 引脚悬空时输出电压建立时间约为 4ms，若延长启动时间，可以在外部增加额外的电容。输出电压软启动的计算公式如下公式 (3) 所示。

$$t_{ss} = \frac{1.6 \times (C_{ss} + 100\text{nF})}{40\mu\text{A}} \quad (3)$$

其中， C_{ss} 为外部 SS 引脚对地的电容，单位为 nF。

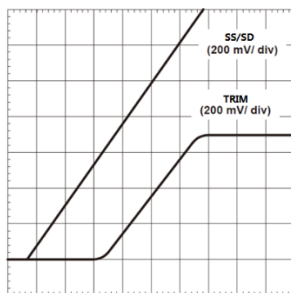


图 7 模块上电时 SS 电压和 TRIM 电压偏差

11.5 过压保护、过流和短路保护、过温保护

1) 输出过压保护

MJ1210RH 内部设有输出过压保护电路，以防止输出电压过高。例如，当 TRIM 电压超过基准电压的 1.1 倍时，MJ1210RH 内部进入异常状态并关闭高侧功率管，开启低侧功率管，释放输出电容上的电压。

2) 过流和短路保护

MJ1210RH 采用逐周期过流保护方式，限制高侧 MOS 管峰值电流，典型限流值为 30A。当负载电流持续超过限流值，模块进入短路保护状态，PWM 输出关闭，软启动电容放电。当软启动电容电压放电至约 1.0V 时，放电电路关闭，PWM 输出重新开启，电容充电。当软启动电容充电至 2.0 V 时，将会再次放电，以此反复，直到退出短路状态。

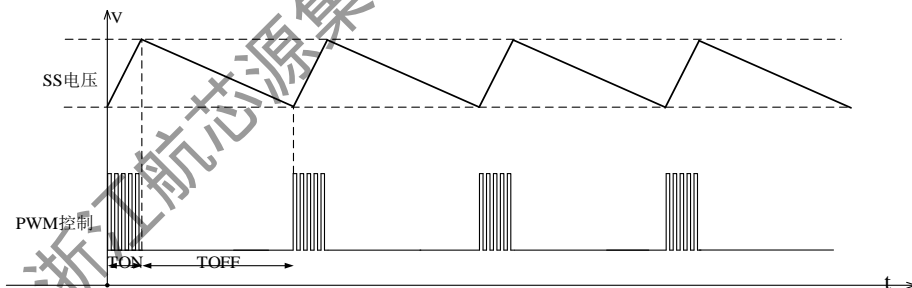


图 8 短路保护时 SS 电压及内部 PWM 控制信号波形示意图

3) 过温保护

当模块内部温度超过 165°C 时，模块进入过温保护，输出关闭。当模块内部温度降低 25°C 后，MJ1210RH 重新启动。

11.6 开关频率及输出时钟相位 (SYNC/PSMD/CLKO)

当 SYNC 无外部输入时钟时，模块使用内部振荡器生成的时钟工作。

当 SYNC 有外部输入时钟时，模块使用外部时钟频率工作，SYNC 输入频率范围需在 200kHz-600kHz，外部频率超出该范围时，模块工作不稳定。



CLKO 端口为模块时钟输出，通过 PSMD 端口的不同连接选择，CLKO 端口可将模块所使用的时钟进行相移。当 PSMD=GND 时，时钟相移为 180°，PSMD 引脚悬空时，时钟相移为 120°，PSMD=5V 时，时钟相移为 90°。

通过适当的组合，可在多路并联应用时，使多个模块错相输出，减小输入及输出纹波。

表 4 模块多路并联配置表

	模块 1	模块 2	模块 3	模块 4
2 路并联	PSMD=GND	PSMD=GND		
3 路并联	PSMD 悬空	PSMD 悬空	PSMD 悬空	
4 路并联	PSMD=5V	PSMD=5V	PSMD=5V	PSMD=5V

12. 应用说明

12.1 单路应用

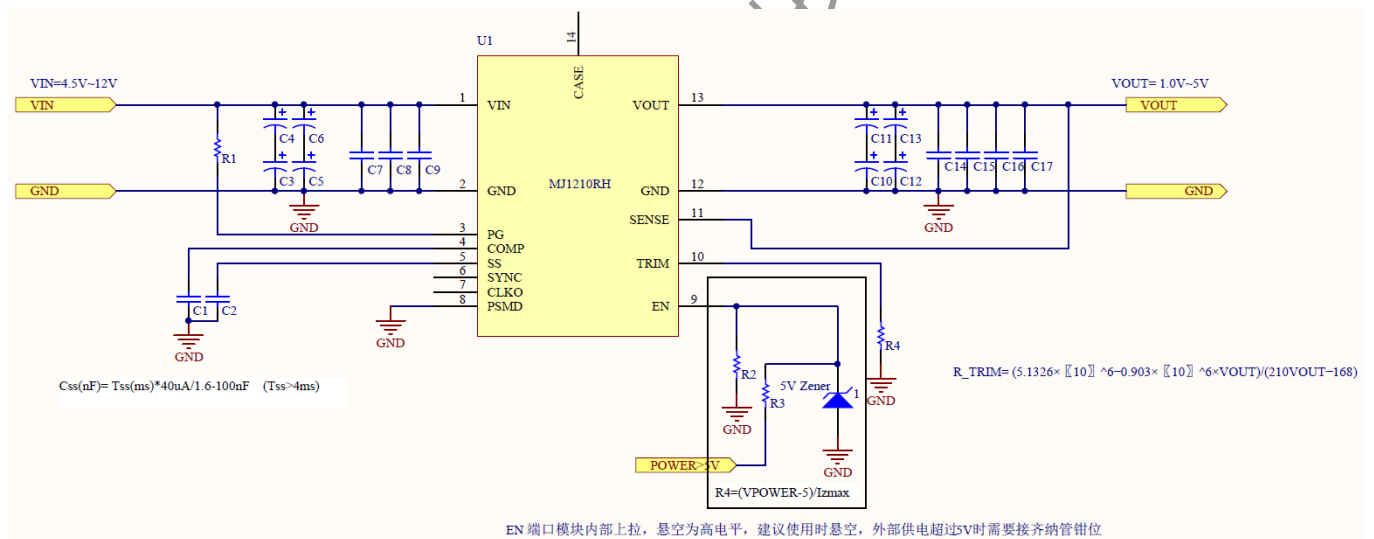


图 9 MJ1210RH 模块单路典型应用图

MJ1210RH 模块为高度集成的电源模块，仅需要在外部添加少量器件即可工作，大大的减小了电源设计难度及 PCB 面积。布线设计时，请遵从如下规则：

- (1) C_{IN} 需使用陶瓷电容，并尽量靠近模块的 VIN（1 脚）及 GND（2 脚）；
- (2) 适当加大输出电容且 ESR 尽量低的 C_{OUT} 有助于减小输出纹波及负载切换时的电压瞬变；
- (3) C_{COMP} 使用陶瓷电容，典型容值为 1nF；
- (4) 输入与输出部分的地连接面积要尽量大，且回路要短；
- (5) 根据输出电压的需求选择 R_{TRIM} 。



表 5 MJ1210RH 单路典型应用元器件清单表

Designator	Description	Value	Quantity
U1		MJ1210RH	1
D1	Zener Diode		1
C1	Capacitor	option	1
C2	Capacitor	option	1
C3	100uF/25V-CAK45E	100uF/25V	1
C4	100uF/25V-CAK45E	100uF/25V	1
C5	100uF/25V-CAK45E	100uF/25V	1
C6	100uF/25V-CAK45E	100uF/25V	1
C7	Capacitor	10uF/25V	1
C8	Capacitor	10uF/25V	1
C9	Capacitor	10uF/25V	1
C10	330uF/16V-CAK45E	330uF/16V	1
C11	330uF/16V-CAK45E	330uF/16V	1
C12	330uF/16V-CAK45E	330uF/16V	1
C13	330uF/16V-CAK45E	330uF/16V	1
C14	Capacitor	10uF/16V	1
C15	Capacitor	10uF/16V	1
C16	Capacitor	10uF/16V	1
C17	Capacitor	10uF/16V	1
R1	Resistor	10k Ω	1
R2	Resistor	10k Ω (option)	1
R3	Resistor	option	1
R4	Resistor	100.7k Ω for 1.0VOUT	1
	Resistor	48.2k Ω for 1.2VOUT	1
	Resistor	25.7k Ω for 1.5VOUT	1
	Resistor	16.7k Ω for 1.8VOUT	1
	Resistor	8.05k Ω for 2.5VOUT	1
	Resistor	4.1k Ω for 3.3VOUT	1
	Resistor	0.7k Ω for 5VOUT	1

12.2 单路应用典型波形

1) MJ1210RH 效率转化曲线

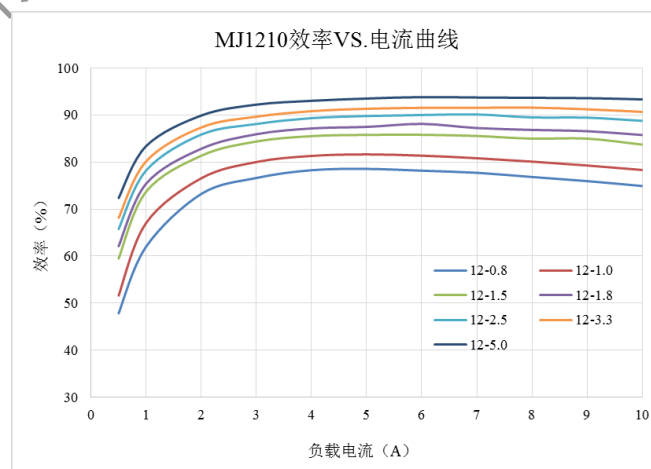


图 10 MJ1210RH 效率转化曲线



2) 工作波形

稳态工作波形: $V_{IN}=12V$, $V_{OUT}=1.0V$, $I_{OUT}=10A$

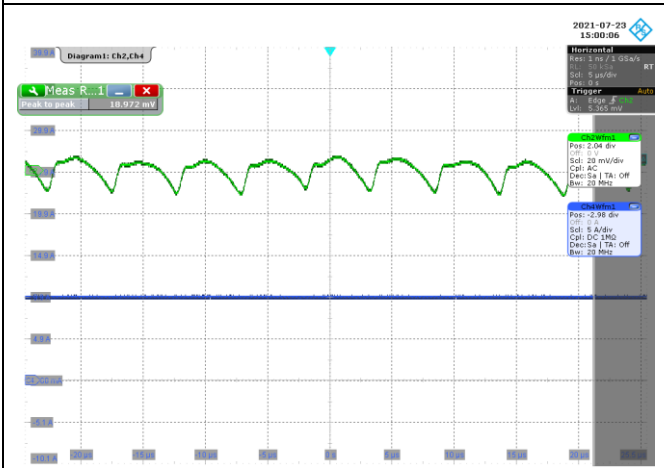


图 11 稳态工作波形

CH2: $V_{OUT(AC)}$ 电压波形; CH4: I_{OUT} 波形

瞬态工作波形: $V_{IN}=12V$, $V_{OUT}=1.0V$, $I_{OUT}=5\sim 10A$

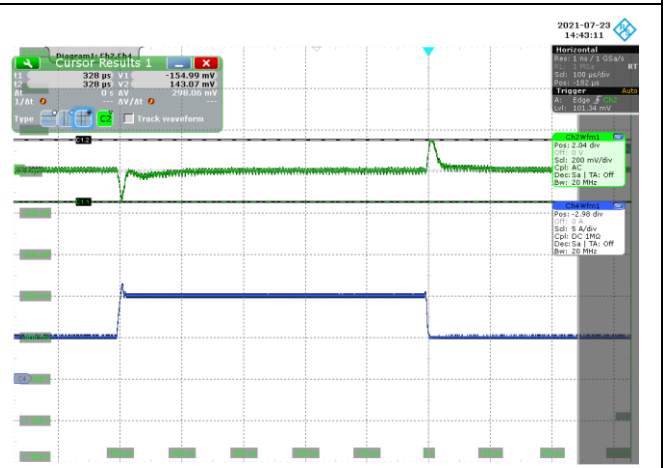


图 12 瞬态工作波形

CH2: $V_{OUT(AC)}$ 电压波形; CH4: I_{OUT} 波形

12.3 多路并联应用

为满足大电流应用需求, MJ1210RH 电源模块可以通过错相并联功能, 2 路, 3 路模块同时工作, 增加电流能力。

1) 双路并联应用

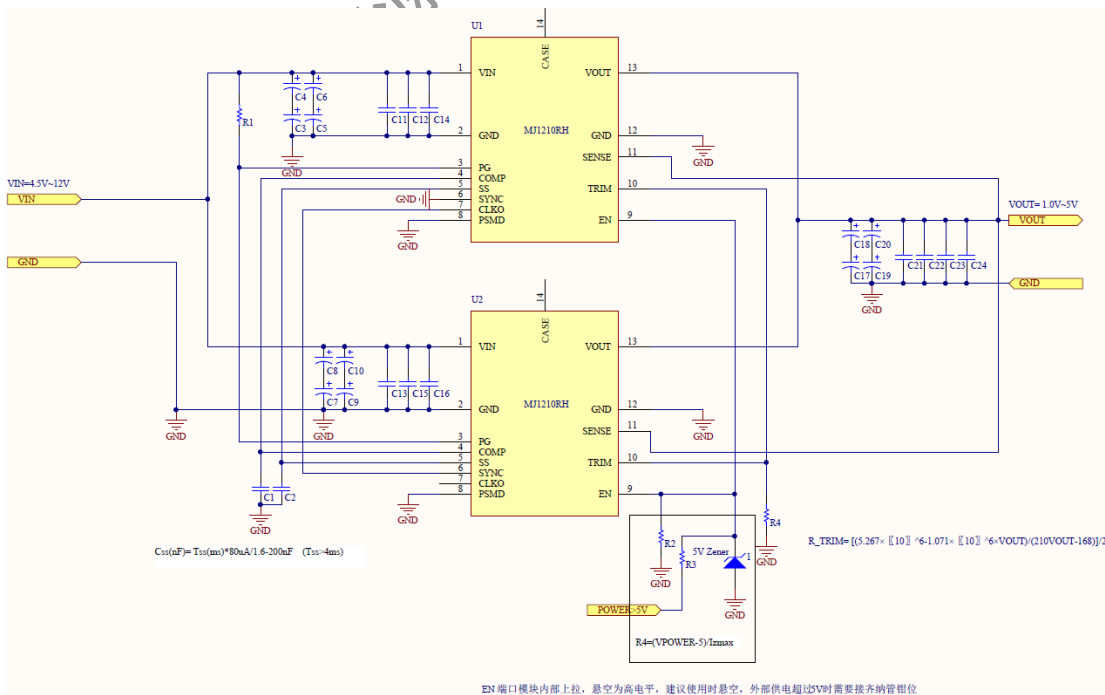


图 13 双路并联典型应用图 ($V_{IN}=4V\sim 13.2V$, $V_{OUT}=0.8V\sim 3.3V$, $I_{OUT}=0\sim 20A$)



- 注：（1）双路并联使用时，PSMD 脚需要接 0V；
- （2）建议输入输出端使用低 ESR 钽电容；
- （3）输出电容应放置在所有模块输出端汇合的地方；
- （4）每路模块输入端陶瓷电容不低于 44 μ F；输出端总陶瓷电容不低于 88 μ F；
- （5）为保证远端输出电压精度，每路模块的 SENSE 应接到最远输出电容端，并采样在同一个点；
- （6）为达到更好的导热效果，模块底部 PCB 区域可以开窗；
- （7）双路并联应用，两相并联应用 RTRIM 电阻（R2）与 V_{OUT} 电压速查表请看表 6。

表 6 MJ1210RH 两相并联应用元器件清单表

Designator	Description	Value	Quantity
U1		MJ1210RH	1
U2		MJ1210RH	1
D1	Zener Diode		1
C1	Capacitor	option	1
C2	Capacitor	option	1
C3	100uF/25V-CAK45E	100uF/25V	1
C4	100uF/25V-CAK45E	100uF/25V	1
C5	100uF/25V-CAK45E	100uF/25V	1
C6	100uF/25V-CAK45E	100uF/25V	1
C7	100uF/25V-CAK45E	100uF/25V	1
C8	100uF/25V-CAK45E	100uF/25V	1
C9	100uF/25V-CAK45E	100uF/25V	1
C10	100uF/25V-CAK45E	100uF/25V	1
C11	Capacitor	10uF/25V	1
C12	Capacitor	10uF/25V	1
C13	Capacitor	10uF/25V	1
C14	Capacitor	10uF/25V	1
C15	Capacitor	10uF/25V	1
C16	Capacitor	10uF/25V	1
C17	330uF/16V-CAK45E	330uF/16V	1
C18	330uF/16V-CAK45E	330uF/16V	1
C19	330uF/16V-CAK45E	330uF/16V	1
C20	330uF/16V-CAK45E	330uF/16V	1
C21	Capacitor	10uF/16V	1
C22	Capacitor	10uF/16V	1
C23	Capacitor	10uF/16V	1
C24	Capacitor	10uF/16V	1
R1	Resistor	10k Ω	1
R2	Resistor	10k Ω (option)	1
R3	Resistor	option	1
R4	Resistor	50.35k Ω for 1.0VOUT	1
	Resistor	24.1k Ω for 1.2VOUT	1
	Resistor	12.85k Ω for 1.5VOUT	1
	Resistor	8.35k Ω for 1.8VOUT	1
	Resistor	4.02k Ω for 2.5VOUT	1
	Resistor	2.05k Ω for 3.3VOUT	1
	Resistor	0.35k Ω for 5VOUT	1



2) 三路并联应用

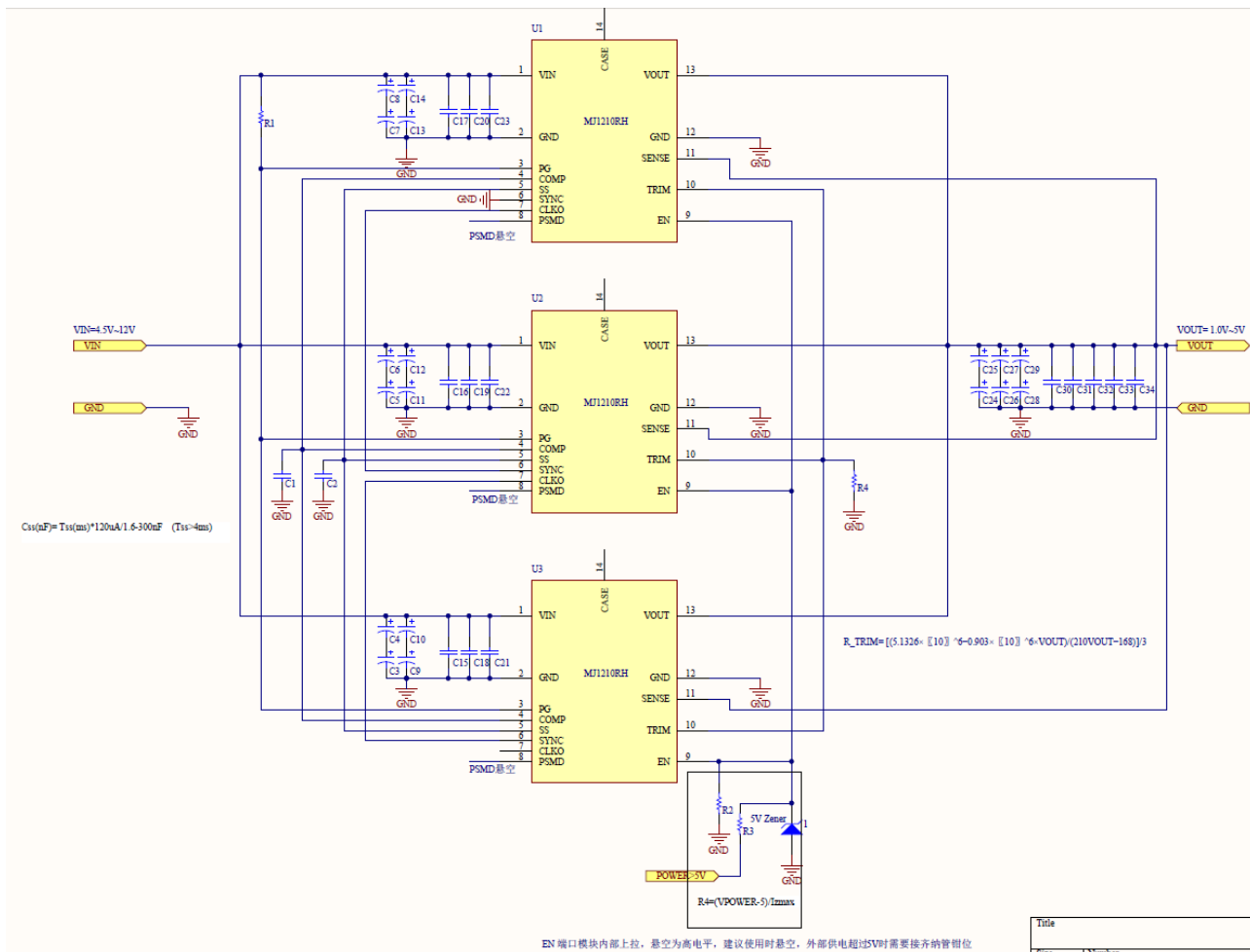


图 14 三路并联典型应用图 ($V_{IN}=4V\sim 13.2V$, $V_{OUT}=0.8V\sim 3.3V$, $I_{OUT}=0\sim 30A$)

注：（1）三路并联使用时，PSMD 脚需要悬空；

（2）建议输入输出端使用低 ESR 钽电容；

（3）输出电容应放置在所有模块输出端汇合的地方；

（4）每路模块输入端陶瓷电容不低于 $44\mu F$ ；输出端总陶瓷电容不低于 $88\mu F$ ；

（5）为保证远端输出电压精度，每路模块的 SENSE 应接到最远输出电容端，并采样在同一个点；

（6）为达到更好的导热效果，模块底部 PCB 区域可以开窗；

（7）三路并联应用，三路并联应用 RTRIM 电阻 (R2) 与 VOUT 电压速查表请看表 7。



表 7 三路并联应用元器件清单表

Designator	Description	Value	Quantity
U1		MJ1210RH	1
U2		MJ1210RH	1
U3		MJ1210RH	1
D1	Zener Diode		1
C1	Capacitor	option	1
C2	Capacitor	option	1
C3	100uF/25V-CAK45E	100uF/25V	1
C4	100uF/25V-CAK45E	100uF/25V	1
C5	100uF/25V-CAK45E	100uF/25V	1
C6	100uF/25V-CAK45E	100uF/25V	1
C7	100uF/25V-CAK45E	100uF/25V	1
C8	100uF/25V-CAK45E	100uF/25V	1
C9	100uF/25V-CAK45E	100uF/25V	1
C10	100uF/25V-CAK45E	100uF/25V	1
C11	100uF/25V-CAK45E	100uF/25V	1
C12	100uF/25V-CAK45E	100uF/25V	1
C13	100uF/25V-CAK45E	100uF/25V	1
C14	100uF/25V-CAK45E	100uF/25V	1
C15	Capacitor	10uF/25V	1
C16	Capacitor	10uF/25V	1
C17	Capacitor	10uF/25V	1
C18	Capacitor	10uF/25V	1
C19	Capacitor	10uF/25V	1
C20	Capacitor	10uF/25V	1
C21	Capacitor	10uF/25V	1
C22	Capacitor	10uF/25V	1
C23	Capacitor	10uF/25V	1
C24	330uF/16V-CAK45E	330uF/16V	1
C25	330uF/16V-CAK45E	330uF/16V	1
C26	330uF/16V-CAK45E	330uF/16V	1
C27	330uF/16V-CAK45E	330uF/16V	1
C28	330uF/16V-CAK45E	330uF/16V	1
C29	330uF/16V-CAK45E	330uF/16V	1
C30	Capacitor	10uF/16V	1
C31	Capacitor	10uF/16V	1
C32	Capacitor	10uF/16V	1
C33	Capacitor	10uF/16V	1
C34	Capacitor	10uF/16V	1
R1	Resistor	10kΩ	1
R2	Resistor	10kΩ	1
R3	Resistor	option	1
R4	Resistor	33.6kΩ for 1.0VOUT	1
	Resistor	16.1kΩ for 1.2VOUT	1
	Resistor	8.6kΩ for 1.5VOUT	1
	Resistor	5.6kΩ for 1.8VOUT	1
	Resistor	2.7kΩ for 2.5VOUT	1
	Resistor	1.4kΩ for 3.3VOUT	1
	Resistor	0.23kΩ for 5VOUT	1



3) 更多路并联应用

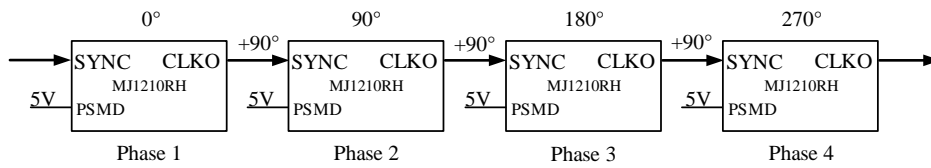


图 15 4路并联连接示意图

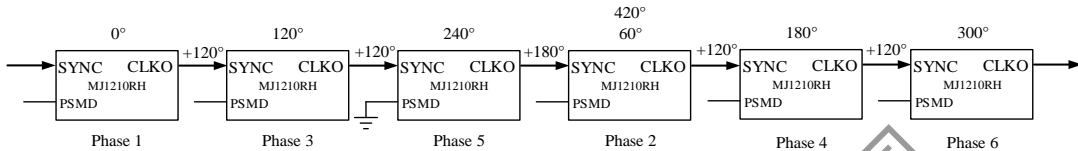


图 16 6路并联连接示意图

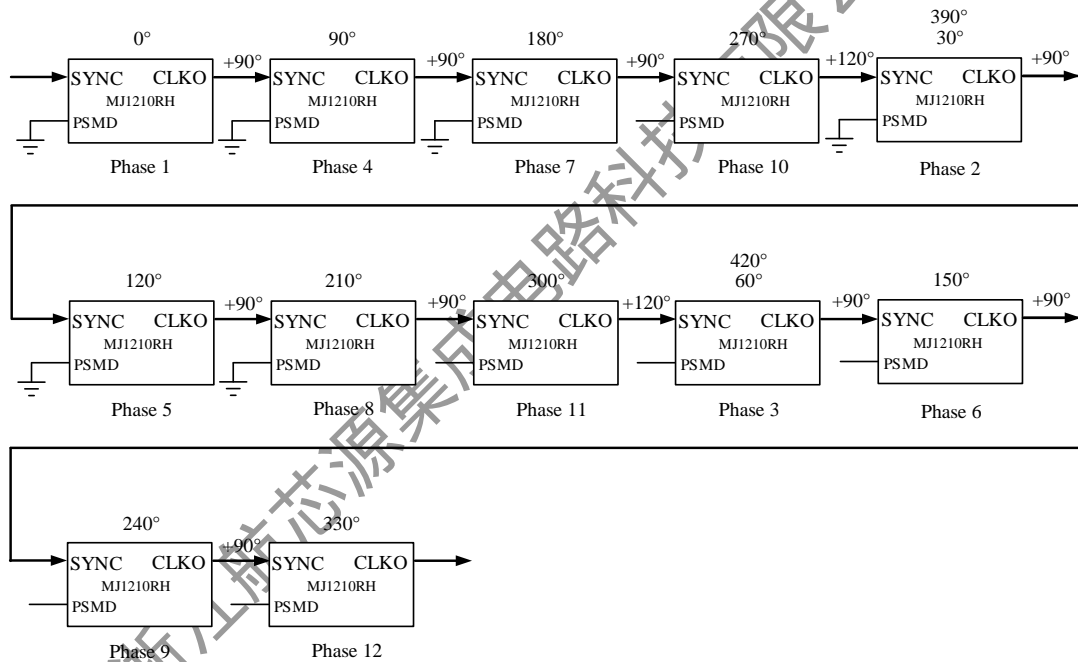


图 17 12路并联连接示意图

12.4 散热设计

利用 PCB 进行辅助散热，将与器件腹部对应的 PCB 上的阻焊层去掉，露出 PCB 铜皮，在器件和 PCB 铜皮之间填充高导热率的散热材质，从而将器件产生的热量传递到 PCB 的铜皮上，然后利用 PCB 铜皮将热量传导至热控件上。采用这种方法散热时，尽量将器件靠近热控件放置，以减短散热路径，减小外壳到热控件的热阻；另外还可以尽量利用多层 PCB 的优势，多利用内层铜皮进行热量的传递，并通过尽量多的过孔将顶层铜皮与内层铜皮相连。



12.5 PCB 设计

MJ1210RH 模块为高度集成的电源模块，仅需要在外部添加少量器件即可工作。布线设计时，请遵从如下规则：

- (1) 输入电容尽量靠近模块，并且选择低 ESR 的电容来降低纹波电压；
- (2) 为保证远端输出电压精度，每路模块的 SENSE 应接到最远输出电容端，并采样在同一个点；
- (3) 输出电容放置在各路模块的汇合点才有最好的滤波效果；
- (4) COMP、SS、FB 等信号线互联时建议等长处理，以平衡线路阻抗；
- (5) 考虑到散热和寄生电阻问题，电源部分需要较大面积的铺铜，减小输入、输出的环路面积，PCB 建议制作成 6 层板，每层 1oz 铜厚，或者 4 层板，每层 2oz 铜厚。

13. 外形尺寸图

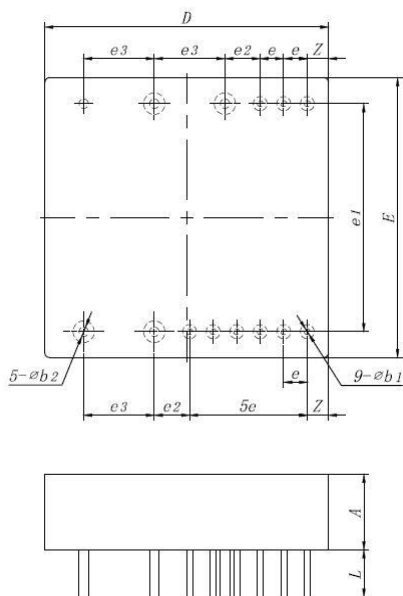


图 18 模块外形尺寸

表 8 模块外形尺寸

尺寸 符号	数值		
	最小	标称	最大
A	-	-	8.30
Φb_1	0.54	-	0.74
Φb_2	0.90	-	1.10
D	-	-	30.90
E	-	-	29.90
e	-	2.54	-
e ₁	-	24.13	-
e ₂	-	3.81	-
e ₃	-	7.62	-
L	4.50	-	5.50
Z	-	-	2.50

注：1、未注公差按 GB/T 1804-2000 中 m 级执行；

2、e~e₃ 互换性尺寸由外壳制造保证，不做考核要求。

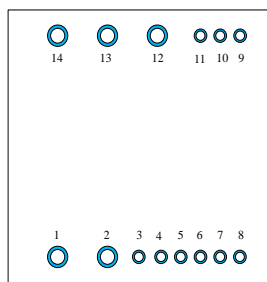


图 19 引出端排列图 (俯视图, 引脚朝下)

表 9 封装推荐尺寸

序号	内径 (mm)	外径 (mm)
1-2,12-14	1.27	3.0
3-11	0.9	1.5



14. 版本说明

产品型号	编制时间	版本编号	修订记录
MJ1210RH	2021.10.14	Rev.1	初始版本
MJ1210RH	2022.04.11	Rev.2	统一修正

浙江航芯源集成电路科技有限公司