



3 路小电流漏极调制&栅压调节&可驱动外置 pmos

抗辐射 TR 电源管理芯片

1. 产品特性

- 8V PA 发射电源调制：8V/800mA
- 5V PA 发射电源调制：5V/200mA
- LNA 接收电源调制：5V/200mA
- GaAs 栅压调节范围：-0.3V~-1.05V
- GaAs 栅极驱动电流：±2mA
- DRV_PA 可驱动外接 pmos
- 集成正/负压欠压锁定
- 过脉宽保护功能。
- 0/-5V开关控制
- 总剂量（TID）耐受：≥100k rad(si)
- 单粒子锁定及烧毁对线性能量传输（LET）的抗干扰度：≥75MeV*cm²/mg

2. 功能描述

T/R电源管理芯片C49009RH包含漏极调制、栅极调制、脉宽保护、开关控制等功能模块。其中发射信号具有5V和8V两路，发射、接收漏极调制信号可以通过T和R输入引脚配置输出各800mA/200mA/200mA电流，芯片配有DRV_PA引脚可实现外接pmos扩流使用。芯片栅极调制电压为-0.3V~-1.05V，输出电流±2mA可通过EN夹断。

3. 产品应用

- GaAs FET供电
- 栅极调制驱动

4. 裸芯片简介

本产品为裸芯片，尺寸为2600μm* 2000μm（不包含划片槽）



5. 绝对最大额定值

表 1 绝对最大额定值

符号	参数	数值	单位
V_T	PA电源电压	8.8	V
V_{CC}	正电源电压	5.5	V
V_{IH}	输入高电平电压	5.5	V
V_{IL}	输入低电平电压	-0.3	V
V_{EE}	负电源电压	-5.5	V
T_{STG}	储存温度	-65~150	$^{\circ}C$
T_A	工作温度	-55~125	$^{\circ}C$

(1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 推荐工作条件

- 1) PA电源 V_T : 8V
- 2) 正电源 V_{CC} : 5V
- 3) 负压电源 V_{EE} : -5V
- 4) 工作环境温度 T_A : $-55^{\circ}C \sim 125^{\circ}C$
- 5) 贮存温度 T_{STG} : $-65^{\circ}C \sim 150^{\circ}C$

7. 主要电参数、

除非特别说明, $V_T=8V$, $V_{CC}=5V$, $T_A = -55^{\circ}C \sim 125^{\circ}C$

表 2 主要电参数

参数	符号	测试条件	最小值	典型值	最大值	单位
PA_VD输出高电平	V_{PA_VD}	$V_T=+8V$, $I_{OUT}=800mA$	7.8			V
发射脉冲调制输出电压	TX	$V_{CC}=+5V$, $I_{OUT}=200mA$	4.8	4.92		V
接收脉冲调制输出电压	RX	$V_{CC}=+5V$, $I_{OUT}=200mA$	4.8	4.92		V
正电源电压	V_{CC}		3		5.5	V
VCC静态电流	I_{VCC}	$V_{CC}=+5V$,		0.15	0.2	mA
VEE静态电流	I_{VEE}	$V_{EE} = -5V$,		0.65	1	mA



电源脉冲调制延迟时间	t_d			25	100	ns
电源脉冲调制上升时间	t_r	$C_{LOAD}=1nF$		25	50	ns
栅极控制电压	VG_0.7V	Source/Sink电流不大于2mA	-0.72	-0.7	-0.68	V
栅极控制电压（夹断）	VG_2V	Source/Sink电流不大于0.1mA	-2.1	-2.0	-1.9	V
负压保护开启电压	V_{EE_ON}			-2.7	-3	V
负压保护关闭电压	V_{EE_OFF}		-2	-2.4		V
正压保护开启电压	V_{CC_ON}			2.7	3	V
正压保护关闭电压	V_{CC_OFF}		2	2.4		V

8. 功能框图及引脚介绍

8.1 功能框图

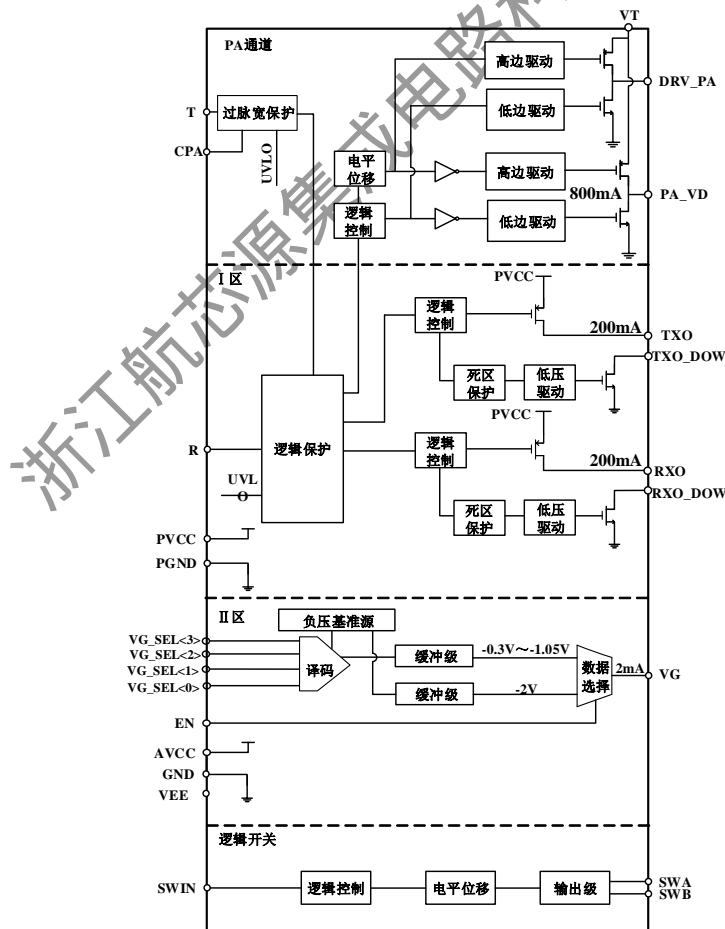


图 1 C49009RH 功能框图



8.2 引脚介绍

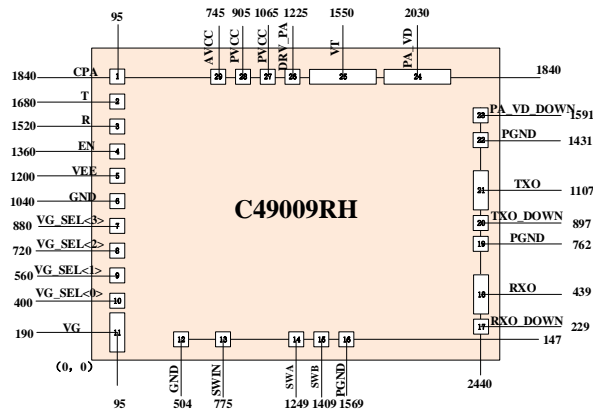


图 2 引脚分布图

- 芯片尺寸：2650 μm * 2050 μm （包含划片槽尺寸）
- PAD 尺寸： VG、TXO、RXO：100 μm * 250 μm
VT、PA_VD：100 μm * 430 μm
其它 PAD：100 μm * 100 μm

表 3 引脚介绍

引脚序号	引脚名称	引脚功能描述
1	CPA	过脉宽保护引脚
2	T	发射调制输入端，内部 1M 电阻弱下拉
3	R	接收调制输入端，内部 1M 电阻弱下拉
4	EN	栅压调节使能端，内部 1M 电阻弱下拉
5	VEE	负压电源-5V
6	GND	地
7	VG_SEL<3>	栅压调节位，内部 1M 电阻弱下拉
8	VG_SEL<2>	栅压调节位，内部 1M 电阻弱下拉
9	VG_SEL<1>	栅压调节位，内部 1M 电阻弱下拉
10	VG_SEL<0>	栅压调节位，内部 1M 电阻弱下拉
11	VG	栅压输出
12	GND	地
13	SWIN	开关信号输入端
14	SWA	开关信号输出 A
15	SWB	开关信号输出 B
16	PGND	功率地
17	RXO_DOWN	接收调制输出泄电端口
18	RXO	接收调制输出端
19	PGND	功率地



20	TXO_DOWN	接收调制输出泄电端口
21	TXO	接收调制输出端
22	PGND	功率地
23	PA_VD_DOWN	PA 调制输出泄电端口
24	PA_VD	PA 调制输出
25	VT	+8V PA 调制电源
26	DRV_PA	PA 外接 VDMOS 栅极驱动输出
27	PVCC	+5V 功率电源
28	PVCC	+5V 功率电源
29	AVCC	+5V 逻辑电源

9. 逻辑功能说明

下列各表给出 C49009RH 应用时的漏极和栅极调制真值表

表 4 栅极调制状态真值表

EN	VG
0	-2V
1	-0.3V

表 5 栅压调节真值表

VG_SEL<3>	VG_SEL<2>	VG_SEL<1>	VG_SEL<0>	VG1
0	0	0	0	-0.3V
0	0	0	1	-0.35V
0	0	1	0	-0.4V
0	0	1	1	-0.45V
0	1	0	0	-0.5V
0	1	0	1	-0.55V
0	1	1	0	-0.6V
0	1	1	1	-0.65V
1	0	0	0	-0.7V
1	0	0	1	-0.75V
1	0	1	0	-0.8V
1	0	1	1	-0.85V
1	1	0	0	-0.9V
1	1	0	1	-0.95V
1	1	1	0	-1.0V
1	1	1	1	-1.05V



表 6 漏极调制逻辑真值表

欠压保护	输入		输出		
	T	R	PA_VD	TX	RX
-	X	X	0	0	0
开启	X	X	0	0	0
关闭	0	0	0	0	0
关闭	0	1	0	0	1
关闭	1	0	1	1	0
关闭	1	1	0	0	0

表 7 开关控制逻辑真值表

SWIN	SWA	SWB
1	-5V	0
0	0	-5V

- “1”指3.3V/5V等高电平,“0”指0V等低电平,“X”指任意逻辑
- T、R、EN、VG_SEL<3:0>均有1MΩ电阻下拉。
- PA_VD、TX、TRX、RX是指将输出端口PA_VD、TXO、RXO分别和PA_VD_DOWN、TXO_DOWN、RXO_DOWN通过打线连接在一起。

10. 芯片应用说明

10.1 典型应用图

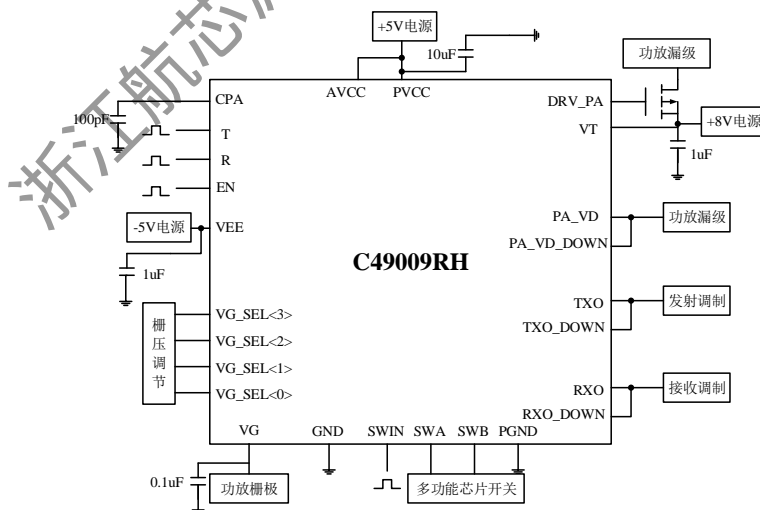


图 3 C49009RH 工作推荐电路

10.2 应用说明

- 1) VT、VCC、VEE 分别接+8V、+5V、-5V 的电压;
- 2) T、R、EN 分别为发射、接收调制 TTL 输入信号和栅压使能信号,其高电平范围 2.4V~5V,低电平电



压范围 0~0.8V;

- 3) VG 接 GaAs 功放的栅极，供电不能超过 2mA，可通过 VG_SEL<3>、VG_SEL<2>、VG_SEL<1>、VG_SEL<0>进行-0.3V ~ -1.05V 范围的选择;
- 4) PA_VD 与 PA_VD_DOWN 相连后接 800mA 以下 GaAs 功放的漏极
- 5) RXO 与 RXO_DOWN 相连后接 200mA 以下低噪放的漏极;
- 6) TXO 与 TXO_DOWN 相连后接 200mA 以下 GaAs 功放的漏极;
- 7) CPA 为过脉宽保护引脚，若不使用过脉宽保护功能时，CPA 引脚需接地，过脉宽保护时间的计算公式如下:

$$T=35\mu s+C\times 3 \quad (C\text{为电容值, 单位pF})$$

11. 注意事项

11.1 产品安装注意事项

- 1) 芯片键合区主要材料为铝，适宜于键合工艺，键合材料推荐硅铝丝，若使用金丝，在
- 2) 芯片装配、使用过程中需控制金铝化合物产生;
- 3) 芯片背面未金属化，可采用导电胶粘接;
- 4) 芯片背面为-5V 电位，装配时推荐悬空，请勿直接通过背面输入-5V 电压。

11.2 产品使用注意事项

- 1) T、R、EN、VG_SEL<3>、VG_SEL<2>、VG_SEL<1>、VG_SEL<0>端口内部设计有下拉电阻，不用时可悬空状态为低;
- 2) 器件不能超过极限工作条件使用;
- 3) 电源去耦：应在靠近器件电源引出端处采用大于等于 1 μ F 电容。此外，线路板布线应尽量短，尽量避免直角、锐角走线;
- 4) 电路使用时应先接电源端，再接输入端，电源端建议按照 VEE、VCC/VT 的顺序上电，按照 VCC/VT、VEE 的顺序下电，同时应尽量避免电源、地线上的干扰。
- 5) 工作时先检查电源、地是否接触良好后再接通器件电源。

11.3 产品防护注意事项

- 1) 本产品可以抗 2000V 静电击穿，使用时应注意避免静电损伤，操作人员戴接地防静电手环，操作台面、操作设备接地良好，拿取芯片时，最好使用真空吸笔，以免损伤芯片;



- 2) 真空包装好的芯片应贮存在温度 10℃到 30℃，相对湿度 20%~70%的环境中，周围没有酸、碱或者其它腐蚀气体，通风良好，且具备相应防静电措施；未使用的芯片应存于氮气柜中；
- 3) 在避免雨、雪直接影响的条件下，装有产品的包装箱可以用安全的运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。

12. 版本说明

产品型号	编制时间	版本编号	修订记录
C49009RH	2021.11.24	Rev.1	初始版本
C49009RH	2021.12.01	Rev.2	修正了 PAD 坐标及尺寸
C49009RH	2022.04.11	Rev.3	统一修正