



5.5V, 200mA 高频率电荷泵

1. 产品特性

- 开环输出阻抗低至 1.6Ω
- 输入电压范围 $+3V \sim +5.5V$
- 输出电压范围 $-3V \sim -5.5V$
- 关机电流 $2\mu A$
- 额定负载电流 $200mA$
- 可外部选择的 $1MHz$ 或 $2MHz$ 开关频率
- 过温保护

2. 功能描述

C42989/C42989BC包含C42989和C42989BC两款器件，是抗辐照加固的开关电容电压转换器，典型应用是将 $+3V \sim +5.5V$ 的输入电压转换为负电压输出，等效开环输出阻抗低至 1.6Ω ，额定负载电流高达 $200mA$ 。

芯片内部集成了振荡器、控制逻辑、功率管、过温保护等模块。开关频率可通过引脚选择为 $1MHz$ 或者 $2MHz$ ，频率高时可以使用较小的电容以缩小占板面积，频率低时芯片的静态电流更低。

3. 产品应用

- T/R组件供电
- 运放、AD/DA

4. 裸芯片/封装简介

- 裸芯片 C42989 尺寸为： $1950\mu m \times 1950\mu m$ （含划片槽）
- 可提供封装器件 C42989BC，采用 CQFN-24 封装，封装外形尺寸为： $4mm \times 4mm \times 0.8mm$



5. 绝对最大额定值

表 1 绝对最大额定值

参数	最小值	典型值	最大值	单位
VIN输入电压	-		7	V
正常工作时结温	-55		150	°C
引脚温度（焊接，10s）			300	°C
存储温度	-65		150	°C

(1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 推荐工作条件

- 1) 输入电压V_{IN}: 3V~5.5V
- 2) 工作环境温度T_A: -55°C~125°C

7. 主要电参数

除非特别说明，V_{IN}=EN=5.0V，FC 悬空或接高，C_{FLY}=2.2μF，C_{IN}=C_{OUT}=10μF，T_A = -55°C~125°C。

表 2 主要电参数

参数	测试条件	最小值	典型值	最大值	单位
VIN输入电压		3.0		5.5	V
最大输出电流I _{OUT}	V _{IN} =5.5V, V _{OUT} =-5.0V	200			mA
静态电流I _Q	FC悬空或接高，开关频率1MHz			10	mA
开环输出阻抗R _O	C _{FLY} =2.2μF, C _{OUT} =10μF, 低ESR陶瓷电容		1.6	2.5	Ω
关机电流	EN=0V			2	μA
FC输入低				0.4	V
FC输入高		2.2			V
开关频率F _S	FC悬空或接高	0.8	1.0	1.2	MHz
	FC接低	1.6	2.0	2.4	MHz
EN输入低				0.4	V
EN输入高		2.2			V
过温保护			160		°C



过温迟滞			15		°C
------	--	--	----	--	----

8. 功能框图及引脚介绍

8.1 功能框图

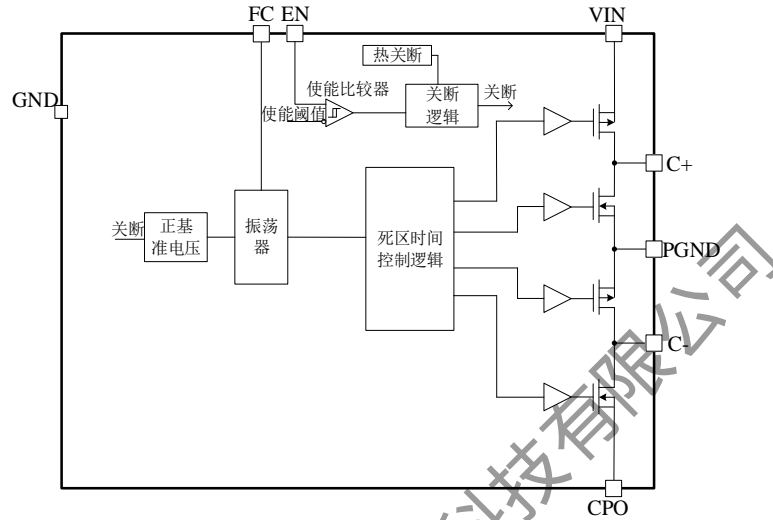


图 1 功能框图

8.2 引脚介绍

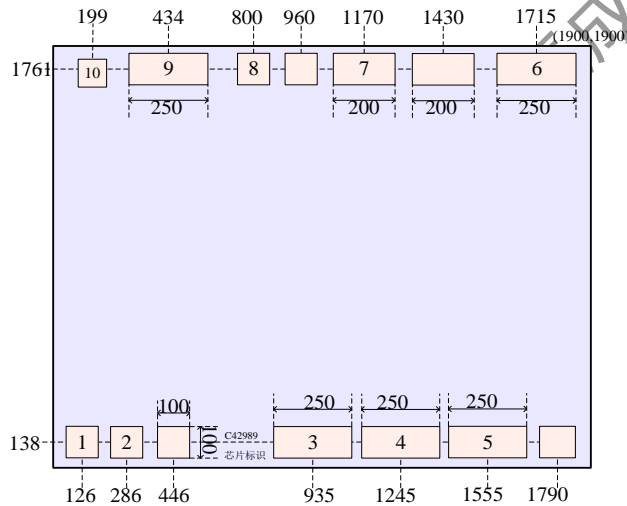


图 2 裸芯片 (C42989) 引脚分布图

- 1) 芯片尺寸: $1950 * 1950 \mu\text{m}^2$ (已包含划片槽尺寸)
- 2) PAD 尺寸: 信号 PAD : $100 * 100 \mu\text{m}^2$

功率 PAD、地 PAD: $200 * 100 \mu\text{m}^2$ 、 $250 * 100 \mu\text{m}^2$

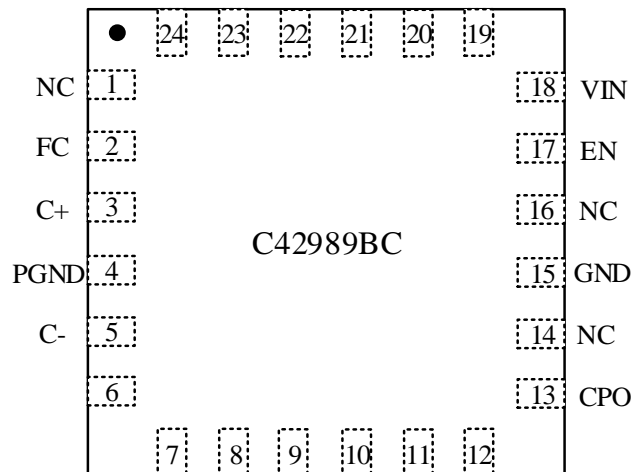


图 3 封装产品 C42989BC 引脚分布 (顶视图)



表 3 C42989 引脚介绍

序号	引脚名称	功能描述
1	NC	空引脚，无定义。
2	FC	开关频率选择端，悬空或接高选择1MHz，接低选择2MHz。
3	C+	开关电容正端，外接飞电容CFLY。
4	PGND	功率地。
5	C-	开关电容负端，外接飞电容CFLY。
6	CPO	电荷泵负压输出端。
7	GND	模拟地。
8	EN	使能控制脚，接高开启芯片，接低关闭芯片进入待机状态，待机功耗不超过2 μ A。
9、10	VIN	输入电压，最高工作电压5.5V，最大瞬态电压7V。

表 4 C42989BC 引脚介绍

序号	引脚名称	功能描述
1	NC	空引脚，无定义。
2	FC	开关频率选择端，悬空或接高选择1MHz，接低选择2MHz。
3	C+	开关电容正端，外接飞电容CFLY。
4	PGND	功率地。
5	C-	开关电容负端，外接飞电容CFLY。
6~12	NC	悬空引脚。
13	CPO	电荷泵负压输出端。
14	NC	悬空引脚。
15	GND	模拟地。
16	NC	悬空引脚。
17	EN	使能控制脚，接高开启芯片，接低关闭芯片进入待机状态，待机功耗不超过2 μ A。
18	VIN	输入电压，最高工作电压5.5V，最大瞬态电压7V。
19~24	NC	悬空引脚。



9. 典型特性曲线

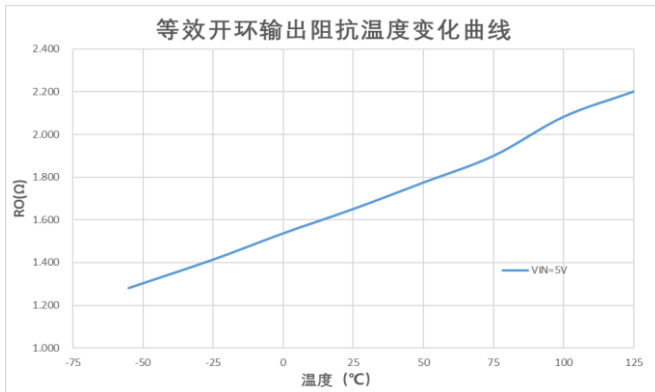


图 4 等效开环输出阻抗随温度变化曲线

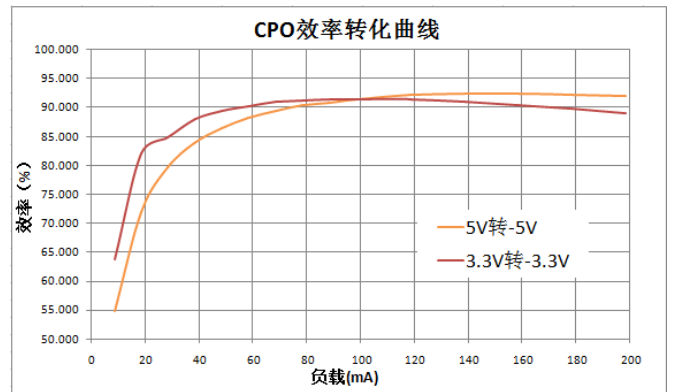


图 5 CPO 效率转化曲线

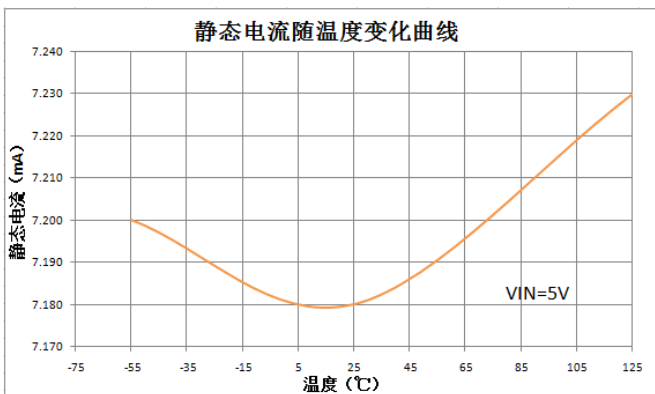


图 6 静态电流随温度变化曲线

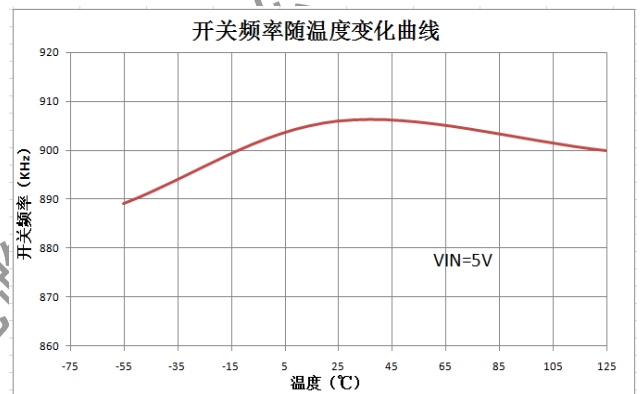


图 7 开关频率随温度变化曲线

10. 芯片应用说明

C42989/C42989BC是一款抗辐照加固的最高输入电压5.5V、额定输出电流200mA的开关电容电压转换器。芯片内部集成4个功率开关MOSFET，最高开关频率可选择为2MHz，可以采用较小的外部电容缩小占板面积。芯片外围非常简单，只需外接几个电阻电容即可稳定工作。

芯片以稳定的开关频率工作，在单个周期的前半段时间内开启两个PMOS开关管，给飞电容充电，在单个周期的后半段时间内开启两NMOS开关管，飞电容给输出电容充电。

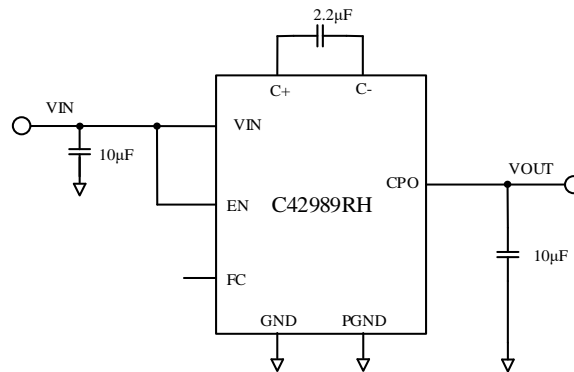


图 8 C42989/C42989BC 典型应用图

10.1 开环阻抗

电荷泵开环工作时，输出电压等于输入电压减去等效开环阻抗压差 ($V_{OUT} = (V_{IN} - I_{OUT} * R_O)$)，其中开环阻抗 R_O 的计算公式为：

$$R_O \cong [1/(f_{OSC} \times C_{FLY})] + 2R_{SW} + 3ESR_{CFLY} + ESR_{COUT}$$

开环阻抗由四部分组成：第一部分为理想开关电容等效阻抗，主要与开关频率和飞电容的电容大小有关；第二部分为电荷泵内部开关阻抗值，由芯片内部MOS管的导通电阻决定；第三部分为飞电容ESR值；第四部分为输出电容ESR值。

10.2 使能控制

芯片可通过EN脚控制使能与否。EN接高时开启芯片；EN接低时关闭芯片，进入待机状态，待机时静态电流不超过2µA。

10.3 开关频率选择

芯片可通过FC脚选择开关频率。FC接高时开关频率选择为1MHz；FC接低时开关频率选择为2MHz。FC脚内部上拉，即默认悬空时芯片的开关频率选择为1MHz。

10.4 输入电容选取

输入部分建议加一个不低于10µF的陶瓷电容用于稳压，电容尽量靠近芯片。

10.5 输出电容选取

大的输出电容可以降低输出纹波，ESR更低开环阻抗也更小。因此建议采用不低于10µF的陶瓷电容作为输出稳压电容。

10.6 飞电容（CFLY）选取

更大的飞电容可以降低开环阻抗，同时飞电容ESR也会极大程度影响开环阻抗。因此建议采用ESR较低的陶瓷电容，电容容值不低于2.2µF。



10.7 布板注意事项

- 1) 功率走线如VIN、C+、C-、PGND、CPO等，应简短并且具有一定宽度，尽量避免直角、锐角走线；
- 2) 在芯片的VIN端放置去耦电容，且尽量与芯片靠近；
- 3) CFLY电容尽量靠近芯片端，减少寄生电感和电阻。
- 4) PGND和GND短接且在板级大面积铺铜以降低寄生。

11. 注意事项

- 1) 裸芯片键合区主要材料为铝，适宜于键合工艺，键合材料推荐硅铝丝，若使用金丝，在芯片装配、使用过程中需控制金铝化合物产生；
- 2) 裸芯片背面为负压电位，装配时推荐链接至 CPO 引脚。
- 3) 裸芯片使用、贴装过程中注意防静电；操作人员戴接地防静电手环，操作台面、操作设备接地良好；
- 4) 单片电路需贮存在干燥洁净的 N₂ 环境中；
- 5) 本产品可以抗 2000V 静电击穿，使用时应注意避免静电损伤；
- 6) 拿取芯片时，最好使用真空吸笔，以免损伤芯片；
- 7) 真空包装好的芯片应贮存在温度 10℃ 到 30℃，相对湿度 20%~70%的环境中，周围没有酸、碱或者其它腐蚀气体，通风良好，且具备相应防静电措施；未使用的芯片应存于氮气柜中；在避免雨、雪直接影响的环境下，装有产品的包装箱可以用安全的运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。
- 8) 芯片工作电压绝对最大额定值 7V，器件不能超过极限工作条件使用，推荐在 VIN=3.0V~5.5V 电压范围内使用；
- 9) 电源去耦：应在靠近器件电源引出端处采用大于等于 10μF 电容。此外，线路板布线应尽量短，尽量避免直角、锐角走线；
- 10) 输出电容建议大于等于 10μF，以改善瞬态响应并获得较低低的输出电压纹波；
- 11) C+、C-、PGND 线路板布线应尽量短，尽量避免直角、锐角走线；
- 12) 本产品可以抗 2000V 静电击穿，使用时应注意避免静电损伤；
- 13) 工作时先检查电源、地是否接触良好后再接通器件电源。



12. 裸芯片打线图

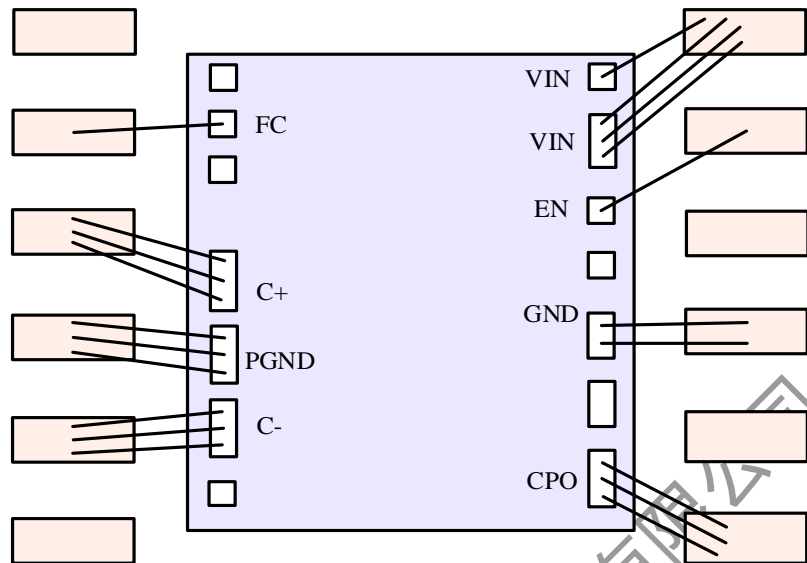


图 9 C42989 打线图

13. 封装外形尺寸

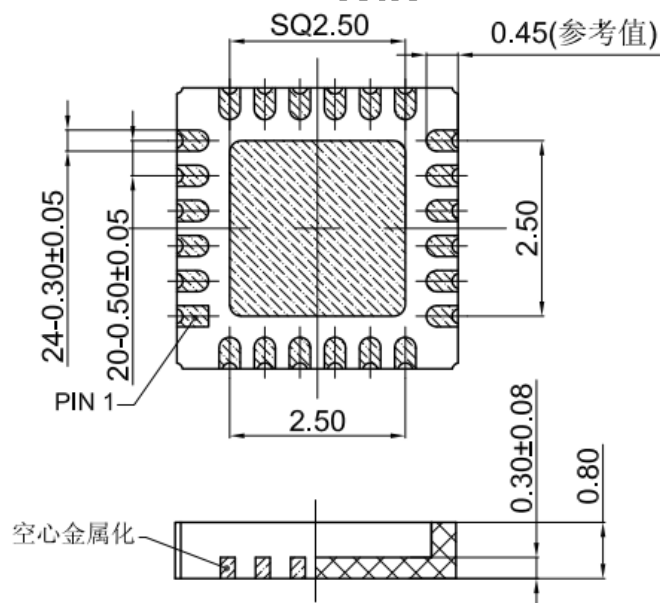


图 10 C42989BC 封装外形尺寸(单位 mm)



14. 版本说明

产品型号	编制时间	版本编号	修订记录
C42989/C42989BC	2021.10.14	Rev.1	初始版本
C42989/C42989BC	2022.04.11	Rev.2	统一修正

浙江航芯源集成电路科技有限公司