



抗辐射功率 GaN 驱动器

对标 LMG1210

1. 产品特性

- 工作频率高达 10MHz
- 20ns 典型传播延迟
- 5ns 高侧/低侧匹配
- 两种输入控制模式
- 具有可调死区时间的单个 PWM 输入、独立输入模式
- 1.5A 峰值拉电流和 3A 峰值灌电流
- 内置 5V LDO
- 欠压保护
- 过热保护
- 总剂量 (TID) 耐受: $\geq 100\text{k rad}(\text{si})$
- 单粒子锁定及烧毁对线性能量传输 (LET) 的抗干扰度: $\geq 75\text{MeV}\cdot\text{cm}^2/\text{mg}$

2. 功能描述

C43610RH 是一款 60V 半桥 GaN 驱动器，专为高频率、高效率的应用而开发，具有可调节死区时间功能、极短的传播延迟以及 5ns 高侧/低侧匹配，以优化系统效率。芯片内置 LDO，提供与电源电压无关的 5V 栅极驱动器电压。

C43610RH 具有两种输入控制模式：独立输入模式 (IIM) 和 PWM 模式。在 IIM 模式中，每个输出都由专用输入独立控制。在 PWM 模式下，两个补偿输出信号由单个输入产生，每个沿的死区时间可在 10~100ns 之间调节。

3. 产品应用

- 同步降压型转换器
- 半桥、全桥、正激、推挽转换器

4. 裸芯片/封装简介

- 本产品为裸芯片，尺寸为 $2050\mu\text{m}\times 2050\mu\text{m}$ (含划片槽尺寸)



5. 绝对最大额定值

表 1 绝对最大额定值

参数	符号	数值	单位
VIN电压范围	V_{IN}	-0.3~70	V
VIN电压范围（单粒子环境下）	V_{INSEE}	-0.3~13.2	V
VDD电压	V_{DD}	-0.3~5.5	V
DHL、DLH、EN/HI、PWM/LO电压	/	-0.3~5.5	V
HS电压	V_{HS}	-5~70	V
HS电压（单粒子环境下）	V_{HSSEE}	-5~13.2	V
HB电压	V_{HB}	$V_{HS}+5.5$	V
储存温度	T_{STG}	-65 ~ +150	°C
工作温度	T_J	-55 ~ +150	°C

(1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 推荐工作条件

- 1) 电源电压 V_{IN} : 6~60V
- 2) VDD电压: 5V
- 3) DHL、DLH、EN/HI、PWM/LO电压: 5V
- 4) HS电压（单粒子环境下）: 12V
- 5) 工作环境温度 (T_A): -55°C ~ 125°C。

7. 主要电参数

除非特别说明, $V_{DD}=5V$ 、 $HB-HS=4.6V$, $T_A=-55^{\circ}C \sim +125^{\circ}C$, 驱动输出端无负载

表 2 电参数表

参数	符号	测试条件	最小值	典型值	最大值	单位
输入电压范围	V_{IN}		6		60	V
高侧栅电压	V_{HDRV}	$V_{HB}-V_{HS}$			5.5	V
VDD工作电流	$V_{IN}=6V,$	I_{IM}		0.5	1	mA
		PWM		0.5	1	mA
HB工作电流				0.5	1	mA



VDD	LDO输出电压	$V_{IN}=12V$	4.75	5.0	5.25	V
IDD	LDO输出电流	$V_{IN}=12V$	100			mA
ISC	LDO短路保护电流	$V_{IN}=12V$	110		200	mA
VDD欠压开启电压	V_{TON}		3.2	3.8	4.5	V
VDD欠压迟滞电压	V_{TONhys}		100	250	400	mV
VHB欠压开启电压	V_{HBON}		2.5	3.2	3.9	V
VHB欠压迟滞电压	V_{HBhys}		100	250	400	mV
输入上升阈值	V_{IR}		1.7	2.0	2.3	V
输入下降阈值	V_{IF}		0.7	1.0	1.3	V
输入下拉电阻	R_{IPD}		100	200	300	k Ω
驱动输出低电平	V_{OL}	$I_{SINK}=100mA$		0.1	0.15	V
驱动输出高电平	V_{OH}	$I_{SOURCE}=-100mA$		0.2	0.3	V
峰值拉电流	$I_{OH, source}$	$V_{HO}、V_{LO}=0V$		1.5	2.3	A
峰值灌电流	$I_{OL, sink}$	$V_{HO}、V_{LO}=5V$		3	4.5	A
独立输入模式						
关断延迟时间	t_{PHL}			20	30	ns
开启延迟时间	t_{PLH}			20	30	
延时匹配时间	t_{Match}			5	10	
PWM输入模式						
关断延迟时间	t_{PHL}			20	30	ns
t_{DEAD_MIN}	最小死区			10	15	ns
t_{DEAD_MAX}	最大死区			100	150	ns
Bootstrap开关电阻		$V_{IN}=12V,$ $ID=100mA$		0.4		Ω
热关断温度				165		°C
热关断重启温度				150		



8. 功能框图及引脚介绍

8.1 功能框图

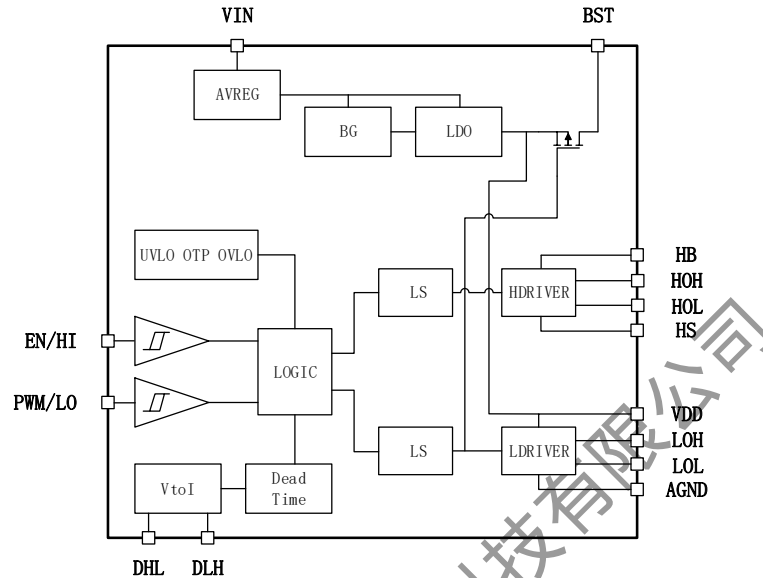


图 1 功能框图

8.2 引脚介绍

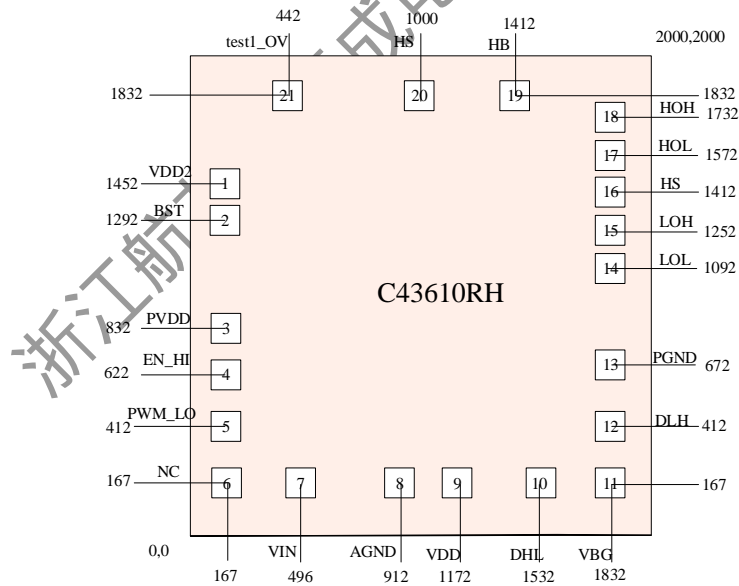


图 2 引脚分布图

- 芯片尺寸：2050 μm ×2050 μm （包含划片槽） 划片槽尺寸：100 μm ×100 μm
- PAD 尺寸：100 μm ×100 μm
- 其它 PAD：100×100 μm^2



表 3 C43610RH 引脚介绍

引脚序号	引脚名称	引脚功能描述
1	VDD2	高侧电平位移供电，与 VDD 之间加二极管使用。
2	BST	自举二极管引脚。
3	PVDD	电源输入脚，功率电源，为下管驱动以及自举开关管供电，外接去耦电容。
4	EN/HI	高侧输入/使能复用引脚。
5	PWM/LO	低侧输入/PWM 输入复用引脚。
6	NC	备用 pad，内部与 AGND 相连。
7	VIN	电源输入脚，外接去耦电容。
8	AGND	地脚，信号地，需要与功率级接地回路分开接地。
9	VDD	稳压输出脚，为下管驱动以及自举开关管供电，外接去耦电容。
10	DHL	高转低死区时间设定引脚。
11	VBG	内部 1.2V 基准。无 ESD 保护，注意静电防护
12	DLH	低转高死区时间设定引脚。
13	PGND	地脚，功率地，需要与信号接地回路分开接地。
14	LOL	低侧驱动器输出
15	LOH	
16	HS	高侧驱动器地脚，开关节点。与 PIN20 内部相连
17	HOL	高侧驱动器输出。
18	HOH	
19	HB	高侧驱动器的自举电容节点，在该引脚和 HS 引脚之间连入自举电容
20	HS	高侧驱动器地脚，开关节点。与 PIN16 内部相连
21	test1_OV	高侧过压保护测试点，短路到 HS 可以屏蔽高侧过压功能。

9. 芯片功能说明

C43610RH 是一款 60V 半桥 GaN 驱动器，功能及主要参数兼容 LMG1210/1205。专为高频率、高效率的应用而开发，具有可调节死区时间功能、极短的传播延迟以及 5ns 高侧低侧匹配，以优化系统效率。芯片内置 LDO，提供与电源电压无关的 5V 栅极驱动器电压。



9.1 输入

具有两种输入模式：独立输入模式（IIM）和 PWM 模式。在 IIM 模式中，每个输入都由专用输入独立控制。在 PWM 模式下，两个补偿输出信号由单个输入产生，每个沿的死区时间可在 10~100ns 之间调节。

9.2 死区时间调整

当采用 PWM 输入模式时，输出打开和关闭的死区时间可由 RDHL 和 RDLH 分别调整，电阻取值范围 10k 到 200k，其死区时间与调节电阻的关系大致符合公式： $T=0.55R$ （时间单位：ns，电阻单位 k Ω ）。

9.3 自举

芯片需要外置自举二极管和自举电容。可根据输出自动调整浮地电压，并为高边控制电路提供电源。

9.4 欠压保护

高边和低边控制电路分别设置了欠压保护结构，以保证在电压低于欠压欠压保护点时，关掉芯片输出。高边欠压保护阈值 3.2V，低压欠压保护阈值 3.8V。

9.5 真值表

IIM 和 PWM 两种不同的输入工作模式，可由 DHL 和 DLH 进行选择，具体如下表所示：

表 4 C43610RH 工作模式选择

工作模式	DHL	DLH
PWM	对地接 10k~200k 电阻	对地接 10k~200k 电阻
IIM	悬空或接 VSS	接 VDD

不同工作模式下，输入和输出对应关系真值表如下：

表 5 不同工作模式下输入和输出对应关系真值表

输入		PWM 模式输出		IIM 模式输出	
EN/HI	PWM/LI	HO	LO	HO	LO
0	0	0	0	0	0
0	1	0	0	0	1
1	0	0	1	1	0
1	1	1	0	1	1



10. 芯片应用说明

10.1 典型应用图

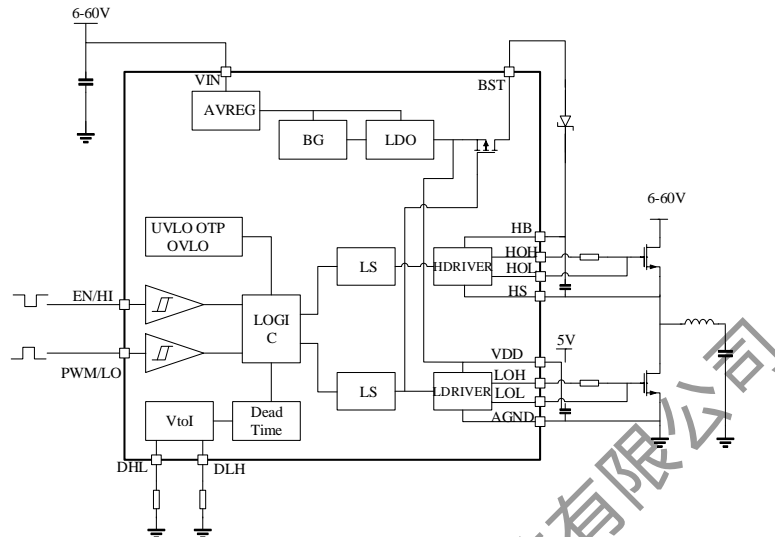


图 3 C43610RH 工作推荐电路

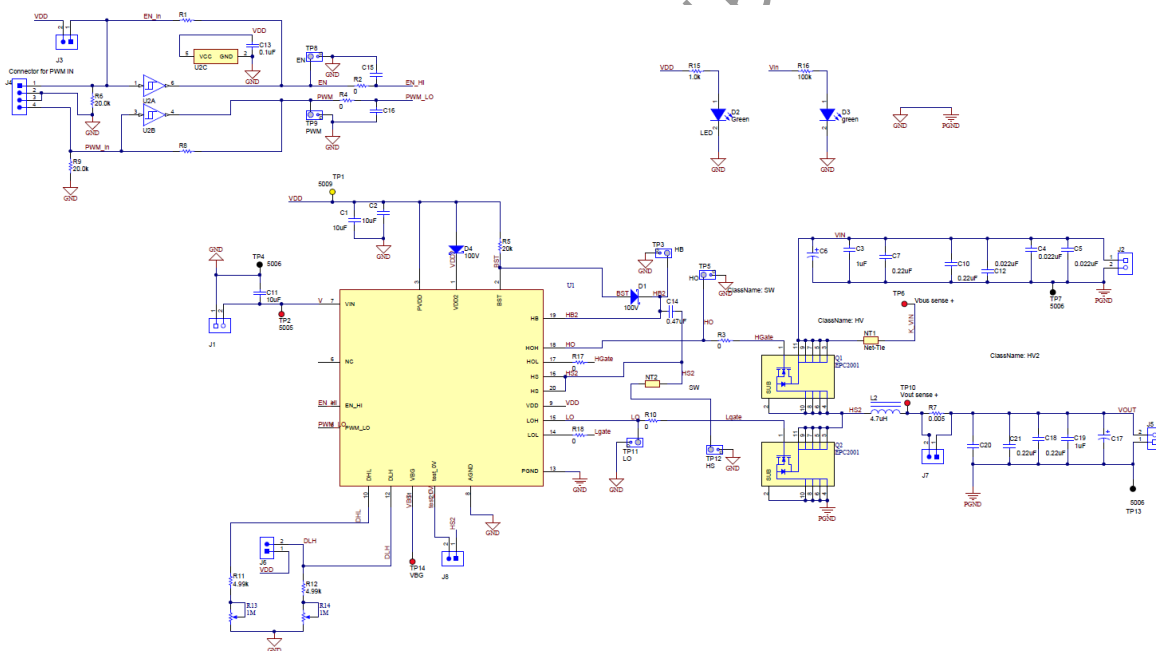


图 4 开发板原理图

表 6 开发板 BOM 表

描述	规格	丝印	数量
Capacitor	CAP, CERM, 10 uF, 25 V, +/- 10%, X7R, 1206	C1, C2, C11	3
Capacitor	CAP, CERM, 1 uF, 250 V, +/- 10%, X7R, 2220	C3, C19	2
Capacitor	CAP, CERM, 0.022 uF, 250 V, +/- 10%, X7R, 0805	C4, C5, C12	3
Cap_Polarized	CAP, AL, 22 uF, 20 V, +/- 20%, 0.06 ohm, SMD	C6	1
Capacitor	CAP, CERM, 0.22 uF, 250 V, +/- 10%, X7R, 1210	C7, C10, C18, C20,	5



Capacitor	CAP, CERM, 0.1 uF, 25 V, +/- 10%, X7R, 0603,	C13, C14	2
Capacitor	CAP, CERM, 10 pF, 50 V, +/- 5%, C0G/NP0, 0402	C15, C16	2
Cap_Polarized	CAP, AL, 47 uF, 20 V, +/- 20%, 0.045 ohm, SMD	C17	1
BAT46WJ,115	Diode, Schottky, 100 V, 0.25 A, SOD-323F	D1, D4	2
LED	LED, Green, SMD	D2	1
green	LED, Green, SMD	D3	1
Receptacle_2x1	Terminal Block, 2.54mm, 2x1, Brass, TH	J1	1
Receptacle_2x1	Terminal Block, 2x1, 5.08mm, TH	J2, J5	2
Header_2x1	Header, 2.54 mm, 2x1, Gold, TH	J3, J6, J7, J8	4
Header_4x1	Header, 100mil, 4x1, Tin, TH	J4	1
Inductor_Iron	Inductor, Shielded, Composite, 4.7 uH, 10.5 A,	L2	1
EPC2001		Q1, Q2	2
Resistor	RES, 0, 5%, 0.1 W,	R1, R2, R3, R4, R5,	14
PRL1632-R005-F-T1	RES, 0.005, 1%, 1 W, 0612	R7	1
RPot	Potentiometer	R13, R14	2
Resistor	RES, 100 k, 5%, 0.25 W, AEC-Q200 Grade 0, 1206	R16	1
5009	Test Point, Compact, Yellow, TH	TP1	1
5005	Test Point, Compact, Red, TH	TP2	1
5006	Test Point, Compact, Black, TH	TP4, TP7, TP13	3
Vbus sense +	Test Point, Miniature, Red, TH	TP6	1
Vout sense +	Test Point, Miniature, Red, TH	TP10	1
VBG	Test Point, Miniature, Red, TH	TP14	1
C43610		U1	1
SN74LVC2G17DBVR	Dual Schmitt-Trigger Buffer, DBV0006A, LARGE	U2	1

10.2 输入控制模式设置

具有两种输入模式：IIM（独立输入模式）和 PWM。这两种工作模式由上电期间 DHL 和 DLH 两个引脚的状态决定。两种输入模式只在起电时可以选择，正常工作状态下不能切换。

10.3 死区时间设置

当输入为 PWM 信号时，输出低到高和高到低的死区时间，可以分别由 DHL 和 DLH 对地接的电阻阻值调整。电阻取值范围可从 10k 到 200k，死区时间与电阻阻值成正比，大致符合： $T=0.55R$ （时间单位：ns，电阻单位 k Ω ）

10.4 电容选取

需要采用低 ESR（等效串联电阻）的电容以最大限度减小输出电压纹波。多层陶瓷电容和电解电容的



并联是最佳的选择，因为它具有非常低的 ESR 和较低的成本。

对于大多数应用来说， $10\mu\text{F}$ 陶瓷电容和 $470\mu\text{F}$ 钽电容的并联用于输出已经足够，可以采用更大的电容值来获得极低的输出电压纹波并改善瞬态响应。上述陶瓷电容建议优先选用 X5R 和 X7R 介质材料的电容，因其能在很宽的电压和温度范围内保持电容的稳定性。

10.5 输入电容选取

低 ESR 的输入电容降低了开关噪声，并且减小了从电池吸收的峰值电流。因此，将陶瓷电容用于输入去藕是一种上佳的选择，而且，电容应尽可能放在靠近芯片的地方，如 HB 和 HS 之间，以及 VDD 和地之间。如果使用内部 LDO 供电，则在 VDD 和地之间至少放置 $0.3\mu\text{F}$ 电容以保持输出稳定。但是在大多数应用中，可能需要更大的电容。当使用较大的自举电容时，建议同时增加 VDD 对地电容，两者比例至少保持在 5:1。如果比例变化，则自举电容充电时可能会影响 VDD 对地电压。上述陶瓷电容，建议优先选用 X5R 和 X7R 介质材料的电容，因其能在很宽的电压和温度范围内保持电容的稳定性。

10.6 VDD 电容选取

为了稳定性考虑，VDD 脚的电容至少需要 $4.7\mu\text{F}$ 。建议使用两个电容并联，一个 100nF 陶瓷电容，用于高频滤波，需要靠近引脚放置，另一个电容可选取 220nF 到 $10\mu\text{F}$ 。当选择更大栅极电荷的外置 MOSFET 时，VDD 电容也需要同步增大。通常可根据 $0.5\mu\text{F}/\text{nC}$ 的经验值来选取电容值。建议优先选用 X5R 和 X7R 介质材料的电容，因其能在很宽的电压和温度范围内保持电容的稳定性。

10.7 自举二极管选取

中低频使用时，建议使用超快速恢复二极管（小于 50ns ）。高频使用时，建议使用肖特基二极管以尽量减低开关损耗和改善性能。

10.8 布板注意事项

- 1) 芯片与 GaN 要尽量靠近放置，尤其是 HO 和 LO 引脚的连线一定要尽量短而粗，最大程度减小寄生电感并要保证一定的电流能力；
- 2) 自举二极管应尽量靠近 BST 和 HB 放置；
- 3) VIN 对地，VDD 对地以及 HB 对 HS 的旁路电容应尽量靠近管脚放置，尤其是 VDD 对地的电容；
- 4) 要做好电源、地线和信号线之间的隔离，不同层走线时尽量不要有交叠；
- 5) 尽量减小高边引脚和输入引脚之间的寄生电容，从而最大程度上减小输入噪声注入。

11. 注意事项

11.1 产品安装注意事项



- 1) 芯片键合区主要材料为铝，适宜于键合工艺，键合材料推荐硅铝丝，若使用金丝，在芯片装配、使用过程中需控制金铝化合物产生；
- 2) 芯片背面未金属化，可采用导电胶粘接；
- 3) 芯片背面为 0V 电位，装配时推荐 0V 或悬空。

11.2 产品使用注意事项

- 1) 芯片工作电压绝对最大额定值 70V，器件不能超过极限工作条件使用；
- 2) 电源电压 5.5V 及以下应用时，可以将 VIN、VDD、PVDD 端外部合并连接，以优化高侧、低侧驱动电压的稳定性，并减少去耦电容的数量；
- 3) 电源去耦：应在靠近器件电源引出端处采用大于等于 100 μ F 电容。此外，线路板布线应尽量短，尽量避免直角、锐角走线；
- 4) 工作时先检查电源、地是否接触良好后再接通器件电源。

11.3 产品防护注意事项

- 1) 本产品可抗 2000V 静电击穿，使用时应注意避免静电损伤，操作人员戴接地防静电手环在防静电的工作台上操作，并确保操作台面、操作设备接地良好，操作环境的相对湿度应尽可能保持在 30% 以上。拿取芯片时，最好使用真空吸笔，以免损伤芯片。测试、使用及流转过程中，应避免使用能引起静电的塑料、橡胶、丝织物等。
- 2) 芯片应包装在相应包装容器内，包装容器应贮存在相对湿度不大于 30% 的充氮干燥箱或干燥塔中，并保持 10 $^{\circ}$ C~30 $^{\circ}$ C 的温度范围。满足以上条件的芯片有效贮存期为 3 年。并确保周围没有酸、碱或其它腐蚀性气体，保证通风良好，且具备相应防静电措施；
- 3) 在避免雨、雪直接影响的情况下，装有产品的包装箱可以用安全的运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。



12. 版本说明

产品型号	编制时间	版本编号	修订记录
C43610RH	2021.10.14	Rev.1	初始版本
C43610RH	2022.04.11	Rev.1	统一修正

浙江航芯源集成电路科技有限公司