



4~12V 电压输入，双路 1A 抗辐照电源调制芯片

1. 产品特性

- 输入电压范围: 4V~12V
- 输出电流: $I_A=1A$, $I_B=1A$
- 可两路并联，最大可输出电流达 2A
- 每路独立开关控制
- 总剂量 (TID) 耐受: $\geq 100k \text{ rad}(\text{si})$
- 单粒子锁定及烧毁对线性能量传输 (LET) 的抗干扰度: $\geq 75\text{MeV}\cdot\text{cm}^2/\text{mg}$

2. 功能描述

C43411RHF是一款采用硅工艺制造的大电流双路电源调制器芯片，主要由TTL电平转换电路和驱动电路两部分构成。

芯片功能主要是将TTL电平转换成CMOS电平，并提供独立的两路输入、输出。其中，每一路可提供最大1A的输出电流，且输出内置泄电NMOS提供放电使用。两个通道相互独立，可以单独使用，也可以并联使用。

3. 产品应用

- 功放电源调制
- 双路开关

4. 裸芯片/封装简介

- 本产品为CFP8陶瓷封装



5. 绝对最大额定值

表 1 绝对最大额定值

参数	符号	最小值	最大值	单位
电源电压	V_{DD}		13	V
贮存温度	T_S	-65	150	°C
工作温度	T_A	-55	125	°C
最大输出电流	I_{MAXA}		1	A
	I_{MAXB}		1	A

(1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 推荐工作条件

- 1) 电源电压 V_{DD} : 4~12V
- 2) 逻辑输入 IN_A 、 IN_B : 0~5V
- 3) 输出稳态电流 I_A 、 I_B : 0~1A
- 4) 工作环境温度 (T_A): -55°C~125°C。

7. 主要电参数

除非特别说明, $V_{DD}=12V$, $T_A=-55^{\circ}C \sim 125^{\circ}C$

表 2 主要电参数

参数	符号	测试条件	最小值	最大值	单位
输入电压	V_{IN}		4	12	V
输出电流	I_{OA}/I_{OB}	A 路输出逻辑高		1	A
		B 路输出逻辑高		1	A
IN_X 逻辑高电平	V_{IH}	$V_{DD}=4V \sim 12V$, $IN_X=5V$	2.4		V
IN_X 逻辑低电平	V_{IL}	$V_{DD}=4V \sim 12V$, $IN_X=0V$		0.8	V
输出高电平	OUT_{X1}	$V_{INA/B}=5V$, $V_{DD}=12V$, $OUT_A=1A$, $OUT_B=1A$, $T_A=25^{\circ}C$	11		V
输出低电平	OUT_{X0}	$V_{INA/B}=5V$, $V_{DD}=12V$, $OUT_A=0.1A$, $OUT_B=0.1A$, $T_A=25^{\circ}C$		400	mV
上升时间	T_R	$V_{INA/B}=5V$, $V_{DD}=12V$, $OUT_A=1A$, $OUT_B=1A$, $C_L=1nF$		50	ns



下降时间	T_L	$V_{INA/B}=5V, V_{DD}=12V, OUT_A=1A,$ $OUT_B=1A, C_L=1nF$	50	ns
上升延时	T_{D1}	$V_{INA/B}=5V, V_{DD}=12V, OUT_A=1A,$ $OUT_B=1A, C_L=1nF$	60	ns
下降延时	T_{D2}	$V_{INA/B}=5V, V_{DD}=12V, OUT_A=1A,$ $OUT_B=1A, C_L=1nF$	60	ns

8. 功能框图及引脚介绍

8.1 功能框图

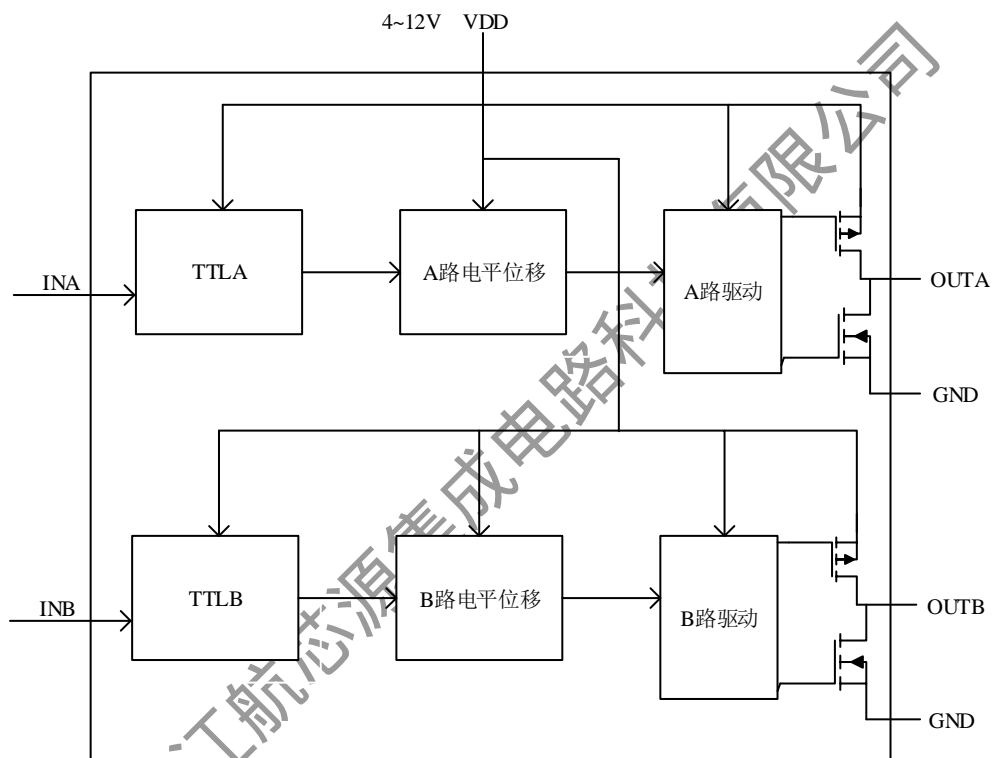


图 1 功能框图

8.2 引脚介绍

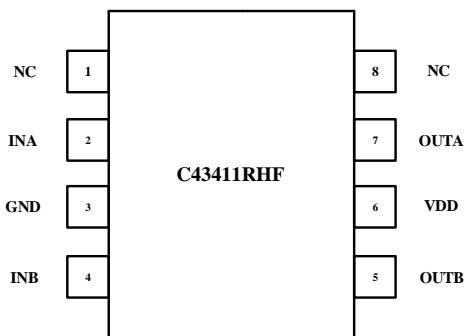


图 2 引脚分布图(顶视图)



表 3 C43411RH 引脚介绍

引脚序号	引脚名称	引脚功能描述
1	NC	空脚，无连接
2	INA	A 路逻辑输入
3	GND	地
4	INB	B 路逻辑输入
5	OUTB	B 路输出
6	VDD	电源输入
7	OUTA	A 路输出
8	NC	空脚，无连接

9. 芯片应用说明

9.1 典型应用图

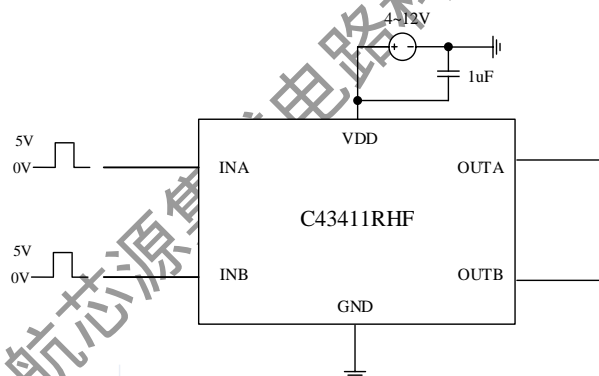


图 3 C43411RHF 工作推荐电路

9.2 输入端口设置

输入端口 INX 为 TTL 电平，不用可以悬空，默认接 0V。

9.3 输出端口设置

输出端口不用可以悬空，为高阻态，禁止接地。

9.4 电源输入（VDD）

VDD 端口是 MOSFET 驱动器的电源输入，其工作电压范围为 4~12V。电源端必须外接去耦陶瓷电容，并尽量靠近芯片。该去耦电容提供了局部的低阻抗路径以输出大的峰值电流给负载。

9.5 地（GND）

接地脚（GND）应与电源回路保持低阻抗连接。当容性负载放电时，大的峰值电流会从地脚流。



9.6 布板注意事项

- 1) 功率走线如地、VDD，应简短并且具有一定宽度；
- 2) 在芯片的 VDD 脚放置去耦电容，且尽量与芯片或者靠近；

10. 注意事项

10.1 产品使用注意事项

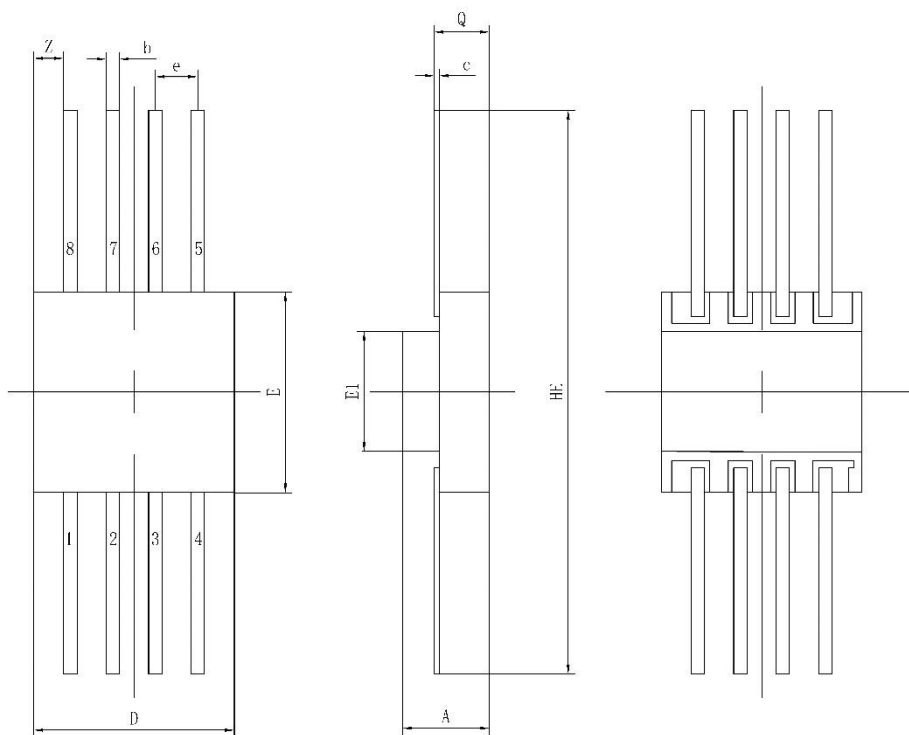
- 1) 输出端口禁止接地；
- 2) 器件不能超过极限工作条件使用；
- 3) 电源去耦：应在靠近器件电源引出端处可采用 $1\mu\text{F}$ 电容。此外，线路板布线应尽量短，尽量避免直角、锐角走线；
- 4) 工作时先检查电源、地是否接触良好后再接通器件电源。
- 5) 器件底部无热沉，装配时无法接地。

10.2 产品防护注意事项

- 1) 本产品可以抗 1000V 静电击穿，使用时应注意避免静电损伤，操作人员戴接地防静电手环，操作台面、操作设备接地良好，拿取芯片时，最好使用真空吸笔，以免损伤芯片；
- 2) 真空包装好的芯片应贮存在温度 10°C 到 30°C ，相对湿度 20%~70% 的环境中，周围没有酸、碱或者其它腐蚀气体，通风良好，且具备相应防静电措施；
- 3) 未使用的芯片应存于氮气柜中；
- 4) 在避免雨、雪直接影响的条件下，装有产品的包装箱可以用安全的运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。



11. 封装外形及尺寸



尺寸符号	数值, 单位 mm		
	最小	公称	最大
<i>A</i>	1.91	2.11	2.31
<i>b</i>	0.38	0.43	0.48
<i>c</i>	0.102	0.127	0.152
<i>D</i>	6.35	6.48	6.61
<i>e</i>	1.19	1.27	1.35
<i>E</i>	6.35	6.48	6.61
<i>EI</i>	4.32	4.45	4.58
<i>HE</i>	16.50	17	17.50
<i>Z</i>	0.92	1.12	1.32

注 1: 两侧引线, 共面度要求在 0.00mm~0.10mm。

图 4 C43411RHF封装外形尺寸



12. 版本说明

产品型号	编制时间	版本编号	修订记录
C43411RHF	2021.10.14	Rev.1	初始版本
C43411RHF	2022.04.11	Rev.2	统一修正

浙江航芯源集成电路科技有限公司