



7 对差分控制抗辐照 TR 电源管理芯片

1. 产品特性

- 控制逻辑 8 位串行数据
- 高串行接口速率：20Mbps
- 负压差分控制：7 对(0V、-5V)
- 正、负压欠压保护功能
- 低静态功耗：1mA
- 总剂量（TID）耐受：≥100k rad(si)
- 单粒子锁定及烧毁对线性能量传输（LET）的抗干扰度：≥75MeV*cm²/mg

2. 功能描述

C49013RH的功能是将8位LVCMOS电平的串行信号，转换为1位正压使能信号和7位并行负压差分信号，由LD信号将并行数据锁存至二级锁存器内，再将并行信号送入负压驱动单元转换为0~-5V的电平输出负压差分控制信号。同时具备正、负电压欠压锁定功能，在电源异常或加电未完成时输出状态指示信号（PTC），并可同时由输入信号（VC）控制状态指示信号（PTC）逻辑。

3. 产品应用

- GaAs FET 开关
- GaAs FET 移相器
- GaAs FET 衰减器

4. 裸芯片/封装简介

- 本产品为裸芯片，芯片尺寸2490*1200um²（含划片槽尺寸）



5. 绝对最大额定值

表 1 绝对最大额定值

符号	参数	数值	单位
V_{DD}	正电源电压	6	V
V_{EE}	负电源电压	-6	V
V_{IH}	输入高电平电压	6	V
V_{IL}	输入低电平电压	-0.6	V
T_{STG}	贮存温度	-65~150	°C
T_A	工作温度	-55~125	°C

(1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 推荐工作条件

- 1) V_{IH} 、 V_{DD} : 5V
- 2) V_{IL} : 0V
- 3) V_{EE} : -5V
- 4) 工作环境温度 T_A : -55~125°C
- 5) 贮存温 T_{STG} 度: -65~150°C

7. 主要电参数

除非特别说明, $V_{DD} = +5V$, $V_{EE} = -5V$, $T_A = -55^{\circ}C \sim +125^{\circ}C$

表 2 主要电参数

符号	参数	测试条件 (除非特别说明,	最小值	典型值	最大值	单位
V_{DD}	正电源电压		4.5	5	5.5	V
V_{EE}	负电源电压		-4.5	-5	-5.5	V
I_{DD}	V_{DD} 静态电流	$V_{DD} = +5V$, $V_{EE} = -5V$, 空载	0.5	0.7	0.85	mA
I_{EE}	V_{EE} 静态电流	$V_{DD} = +5V$, $V_{EE} = -5V$, 空载	0.03	0.08	0.15	mA
V_{IH}	输入高电平电压		3	5	5.5	V
V_{IL}	输入低电平电压		-0.3	0	1	V
V_{OH-NEG}	负压输出高电平	Source电流为1mA	-24		-44.5	mV



	(O1~O7/ON1~ON7)					
V_{OL-NEG}	负压输出低电平 (O1~O7/ON1~ON7)	Sink电流为1mA	-4.95		-4.98	V
V_{OH-POS}	正压输出高电平(DO/PTC)	Source电流不大于 1mA	4.97		4.94	V
V_{OL-POS}	正压输出低电平(DO/PTC)	Sink电流不大于 1mA	15		35	mV
T_{DLY-DO}	DO输出延迟	$C_{LOAD}=10pF$	5		12	ns
$V_{EE-UVLO}$	负压保护阈值电压				-4	V
$V_{EE-UVLO-HYS}$	负压保护迟滞电压差				0.4	V
$V_{DD-UVLO}$	正压欠压锁定阈值电压				4	V
$V_{DD-UVLO-HYS}$	正压欠压锁定迟滞电压差				0.4	V
F_{SPI}	串行接口最大工作速率		0		20	Mbps
t_{POR}	上电复位延迟		10	15	20	us
T_A	工作温度		-55		+125	°C

8. 功能框图及引脚介绍

8.1 功能框图

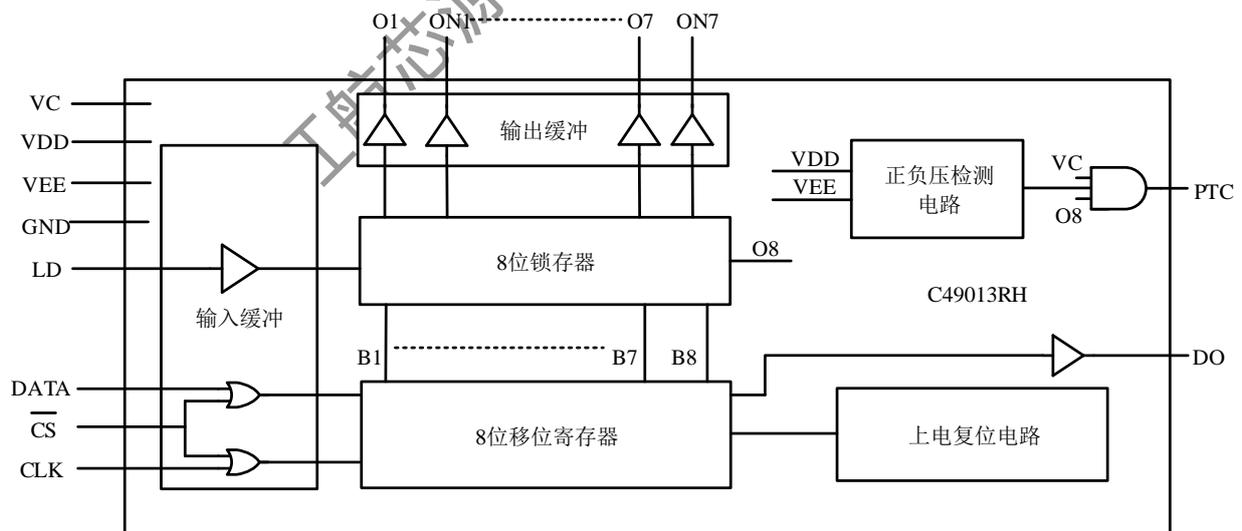


图 1 功能框图



8.2 引脚介绍

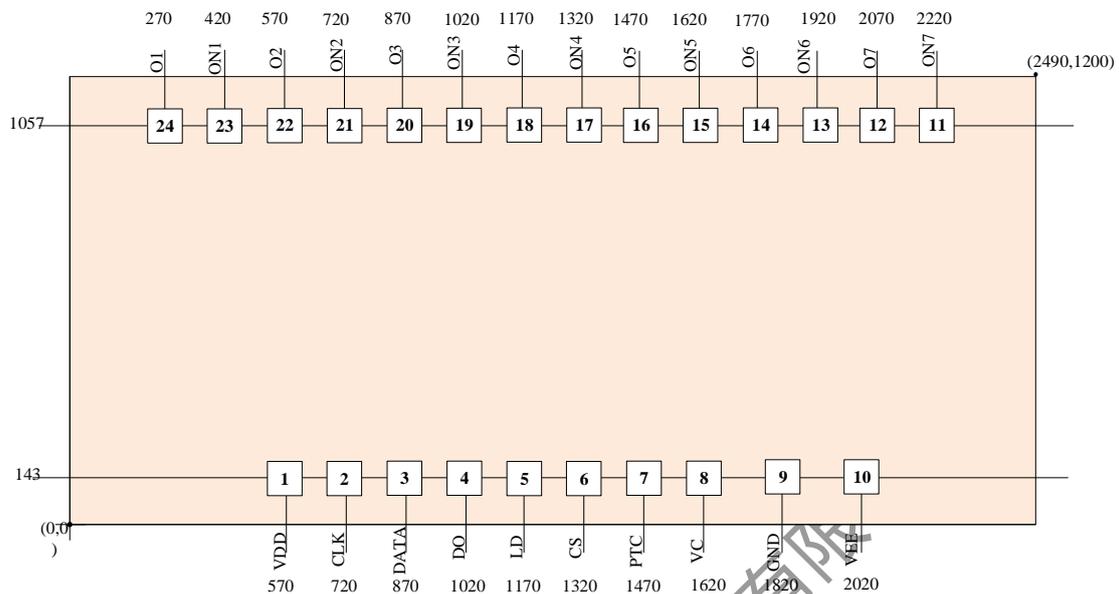


图 2 引脚分布图

- 芯片尺寸：2490*1200um²（包含划片槽尺寸）
- PAD 尺寸：100*100 μm²

表 3 引脚介绍

序号	引脚名称	属性	功能描述
1	VDD	电源	正电压+5V
2	CLK	输入	时钟信号
3	DATA	输入	串行输入数据（TTL），8bit 一组
4	DO	输入	串行数据输出（TTL），正逻辑（5V/0V）
5	LD	输入	锁存信号
6	CS	输入	片选信号
7	PTC	输入	首位数据输出（TTL），正逻辑（5V/0V）
8	VC	输入	正电检测信号
9	GND	地	地
10	VEE	电源	负电压-5V
11	ON7	输出	O7 引脚输出反相，负逻辑（0V/-5V）
12	O7	输出	移相输出数据位，负逻辑（0V/-5V）
13	ON6	输出	O6 引脚输出反相，负逻辑（0V/-5V）



序号	引脚名称	属性	功能描述
14	O6	输出	移相输出数据位，负逻辑（0V/-5V）
15	ON5	输出	O5 引脚输出反相，负逻辑（0V/-5V）
16	O5	输出	移相输出数据位，负逻辑（0V/-5V）
17	ON4	输出	O4 引脚输出反相，负逻辑（0V/-5V）
18	O4	输出	移相输出数据位，负逻辑（0V/-5V）
19	ON3	输出	O3 引脚输出反相，负逻辑（0V/-5V）
20	O3	输出	移相输出数据位，负逻辑（0V/-5V）
21	ON2	输出	O2 引脚输出反相，负逻辑（0V/-5V）
22	O2	输出	移相输出数据位，负逻辑（0V/-5V）
23	ON1	输出	O1 引脚输出反相，负逻辑（0V/-5V）
24	O1	输出	移相输出数据位，负逻辑（0V/-5V）

9. 主要功能说明

9.1 寄存器功能

C49013RH具有两级存储结构，第一级为8位移位寄存器，第二级为8位并行寄存器，其中8位移位寄存器中各位的定义如下图所示：

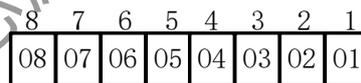


图 3 寄存器定义

注：串入数据8bit一组，高位在前，低位在后，其中第8位用于PTC信号的输出，第7~1位是数据位，并且寄存器内数据通过DO依次写出。

9.2 串行接口时序

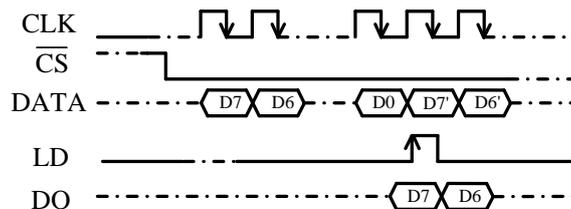


图 4 C49013RH 串行接口时序图

1) $\overline{\text{CS}}$ 信号低电平有效。



- 2) 时钟下降沿对数据进行采样。
- 3) LD 信号上升沿时对数据进行锁存。
- 4) DO 为串行数据输出。

10. 逻辑功能说明

10.1 正负压逻辑电平

表 4 正负压逻辑电平对应关系

逻辑	O1~O7	ON1~ON7	DO/ PTC
0	-5V	0V	0V
1	0V	-5V	5V

➤ 其中“1”为 3.3V/5V，“0”为 0V,芯片默认态为“XXX_P”。

10.2 PTC 信号的逻辑状态

表 5 PTC 信号逻辑真值表

V _{DD} 上电与否	V _{EE} 上电与否	VC	O8	PTC
上电	上电	+5V	+5V	+5V
上电	上电	+5V	+0V	+0V
上电	上电	0V	-	0V
上电	不上电	-	-	0V
不上电	上电	-	-	0V
不上电	不上电	-	-	0V

➤ 当 V_{DD} 与 V_{EE} 均上电时，PTC 初始态为 0V，LD 生效后输出第一位数据。

11. 注意事项

11.1 产品安装注意事项

- 1) 芯片键合区主要材料为铝，适宜于键合工艺，键合材料推荐硅铝丝，若使用金丝，在芯片装配、使用过程中需控制金铝化合物产生；
- 2) 芯片背面未金属化，可采用导电胶粘接；
- 3) 芯片背面为 VEE 电位，装配时推荐悬空，请勿通过背面输入-5V 电压。

11.2 产品使用注意事项

- 1) 器件不能超过极限工作条件使用；



- 2) 电源去耦：应在靠近器件电源引出端处采用大于等于 $1\mu\text{F}$ 电容。此外，线路板布线应尽量短，尽量避免直角、锐角走线；
- 3) 工作时先检查电源、地是否接触良好后再接通器件电源。

11.3 产品防护注意事项

- 1) 本产品可以抗 1000V 静电击穿，使用时应注意避免静电损伤，操作人员戴接地防静电手环，操作台面、操作设备接地良好，拿取芯片时，最好使用真空吸笔，以免损伤芯片；
- 2) 真空包装好的芯片应贮存在温度 10°C 到 30°C ，相对湿度 20%~70% 的环境中，周围没有酸、碱或者其它腐蚀气体，通风良好，且具备相应防静电措施；未使用的芯片应存于氮气柜中；
- 3) 在避免雨、雪直接影响的条件下，装有产品的包装箱可以用安全的运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。



12. 版本说明

产品型号	编制时间	版本编号	修订记录
C49013RH	2021.10.14	Rev.1	初始版本
C49013RH	2022.04.11	Rev.2	统一修正

浙江航芯源集成电路科技有限公司