



3~12V 宽电压输入，3A 抗辐照 LDO 稳压器

对标 RHFL4913A

## 1. 产品特性

- 3V~12V输入电压
- 3A最大输出电流
- $\pm 1.25\%$  超高电压精度
- 120mV@1A ( $V_O=2.5V\sim 9V$ ,  $25^\circ C$ ) 超低压降
- 20 $\mu$ VRMS ( $V_O=3.3V$ ,  $I_O=10mA$ ) 超低噪声
- 70dB@120Hz高电源抑制比
- TTL 可控使能
- 限流点可调
- 总剂量 (TID) 耐受:  $\geq 100k$  rad(si)
- 单粒子锁定及烧毁对线性能量传输 (LET) 的抗干扰度:  $\geq 75MeV*cm^2/mg$

## 2. 功能描述

C41113RH 是一款采用 P 型金属氧化物半导体 (PMOS) 导通元件配置的辐射加固型线性稳压器。该器件可以工作在 3V~12V 的宽输入电压范围内, 提供高达 3A 的额定输出电流, 优异的 PSRR 和噪声性能, 满足多种卫星载荷供电需求

## 3. 产品应用

- 航天器: FPGA、微处理器、ASIC等负载点芯片供电
- 低噪声系统: A/D、D/A、高速Serdes等
- 射频、VCO、接收机、运放等应用

## 4. 裸芯片/封装简介

- 本产品为裸芯片, 芯片尺寸:  $3800 * 2700\mu m^2$  (含划片槽尺寸)



## 5. 绝对最大额定值

- 1) 输入电压  $V_I$ : -0.3~16 V
- 2) 输出电压  $V_O$ : 1.22~  $V_I - V_d$
- 3) 储存温度: -65 ~ +150°C
- 4) 工作温度: -55 ~ +150°C
- 5) ESD (HBM): 2000V

注: 使用中超过这些绝对最大值可能对芯片造成永久损坏。

## 6. 推荐工作条件

- 1) 输入电压  $V_I$ : 3V~12V
- 2) 使能  $I_{NHB}$ : 0V
- 3) 工作环境温度: -55°C~125°C

## 7. 主要电参数

表 1 C41113RH 电性能参数表

除非特别说明,  $3V \leq V_I \leq 12V$ ,  $C_O = 10\mu F$ ,  $T_A = -55^\circ C \sim 125^\circ C$ 。

参数	测试条件	最小值	典型值	最大值	单位
$V_I$ 输入电压		3	-	12	V
$V_{ADJ}$ 反馈电压	$0A \leq I_O \leq 3A$ , $3V \leq V_I \leq 12V$	1.220	1.245	1.270	V
$V_O$ 输出范围 <sup>(1)</sup>		1.23	-	$V_I - V_d$	V
线性调整率	$3V \leq V_I \leq 12V$ , $I_O = 5mA$	-0.3	0.05	0.3	%/V
负载调整率	$V_I = V_O + 2.5V$ , $I_O = 5mA \sim 400mA$	-	0.02	0.5	%/A
	$V_I = V_O + 2.5V$ , $I_O = 5mA \sim 1A$	-	0.08	0.6	%/A
$I_{q(on)}$ 静态电流	$V_I = V_O + 2.5V$ , $I_O = 30mA$	-	2	5	mA
	$V_I = V_O + 2.5V$ , $I_O = 1A$	-	3	8	mA
$I_{q(off)}$ 关机电流	$V_I = V_O + 2V$ , $V_{INH} = 2.4V$	-	-	200	$\mu A$
$V_d$ 漏失电压	$T_J = 25^\circ C$ , $I_O = 3A$ , $V_O = 2.5V \sim 9V^{(1)}$	-	360	750	mV
	$T_J = 25^\circ C$ , $I_O = 1A$ , $V_O = 2.5V \sim 9V$	-	120	250	mV



$I_{ADJ}$ 输入电流	$V_I=12V, V_O=2.5V\sim 9V$	-	1	50	nA	
$I_{INH}$ 输入电流	$V_{INH}=5V$	-	2	5	$\mu A$	
$V_{INH(ON)}$ 使能低	$I_O=5mA$	-	-	0.8	V	
$V_{INH(OFF)}$ 使能高	$I_O=5mA$	2.4	-	-	V	
$V_{OCM}$ OCM 电压值	灌电流 $I_{OCM}=24mA$	-	0.2	0.5	V	
$t_{PLH}$ 使能关闭延时 <sup>(1)</sup>	$V_I=V_O+2.5V, I_O=400mA,$	-	-	20	$\mu s$	
$t_{PHL}$ 使能开启延时 <sup>(1)</sup>	$V_{INH}=2.4V, V_O=3V$	-	-	100	$\mu s$	
PSRR <sup>(1)</sup> 电源抑制比	$V_I=5.5V\pm 0.5V,$ $V_O=3.3V, I_O=5mA$ $C_O=10\mu F$	120Hz	70	80	-	dB
		33kHz	40	50	-	dB
eN 输出噪声 <sup>(1)</sup>	BW=10Hz-100kHz, $I_O=5mA\sim 2A$	-	40	-	$\mu V_{RMS}$	
TSD 过温保护 <sup>(1)</sup>		-	175	-	$^{\circ}C$	

(1) 仅设计保证，产品中不测试。

## 8. 芯片框图和引脚说明

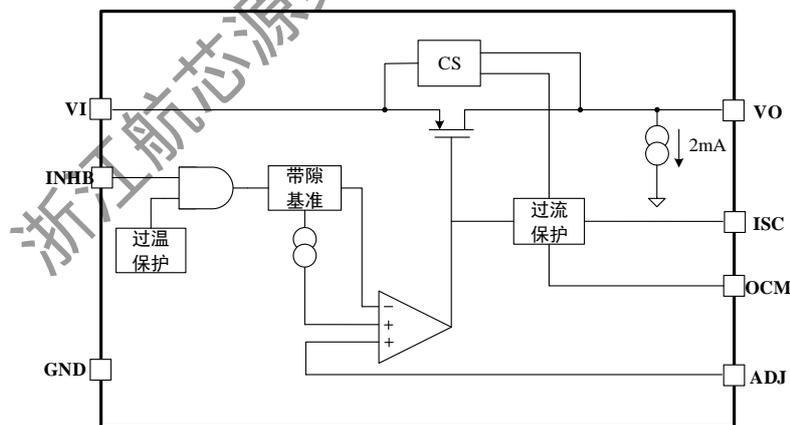


图 1 芯片框图

C41113RH 器件功能框图如上图所示，该器件为一款抗辐照高压低压差线性稳压器产品。输出电压 VO 通过 ADJ 端口反馈回器件，再经过误差放大器放大控制功率管栅极电压以稳定输出电压值。

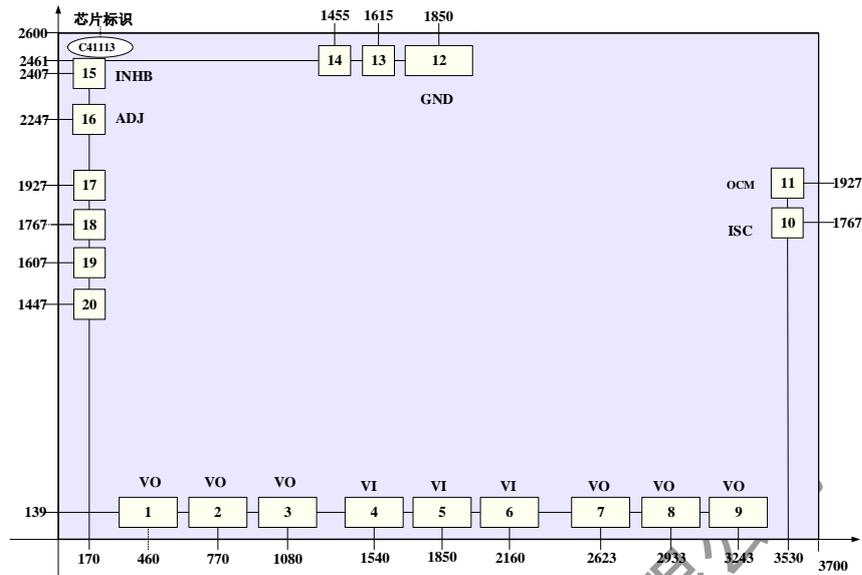


图 2 C41113RH 芯片尺寸及引脚分布

- 芯片尺寸：3800 \* 2700µm<sup>2</sup>（已包含划片槽尺寸）
- PAD 尺寸：信号 PAD：100 \* 100µm<sup>2</sup>

功率电源、功率地、输出 PAD：250 \* 100µm<sup>2</sup>

表 2 引脚功能说明表

序号	引脚介绍	引脚功能描述
1, 2, 3 7, 8, 9	VO	功率输出。
4, 5, 6	VI	功率输入。建议输入加有滤波电容可以有更好的模拟性能。
10	ISC	可编程限流点。通过连接电阻到 VI 设定限流点。电阻阻值 10kΩ 到 270kΩ。不用可悬空，悬空时限流点约 3.5A。
11	OCM	过流保护指示端。当器件处于过流状态时输出低信号，否则输出高信号。可灌高达 24mA 电流。不用可悬空。
12	GND	地
13, 14, 17, 18, 19, 20	NC	不连接。
15	INHB	使能信号脚。输入逻辑低用来开启器件，输入逻辑高用于关闭器件。内部已下拉至地。不用可悬空。
16	ADJ	反馈电压端。



## 9. 应用说明

C41113RH 系列 LDO，最大输出 3A，主要应用于宇航器件中。该器件具有低压差、低噪声、高 PSRR 等优点。器件内部集成有可编程限流、过流保护、过温保护等功能。

该器件 INHB、ISC、OCM 引脚可悬空不用，悬空后器件可以正常工作，只是不能使能开启，无限流指示，无法调节能限流点。应用原理图如下：

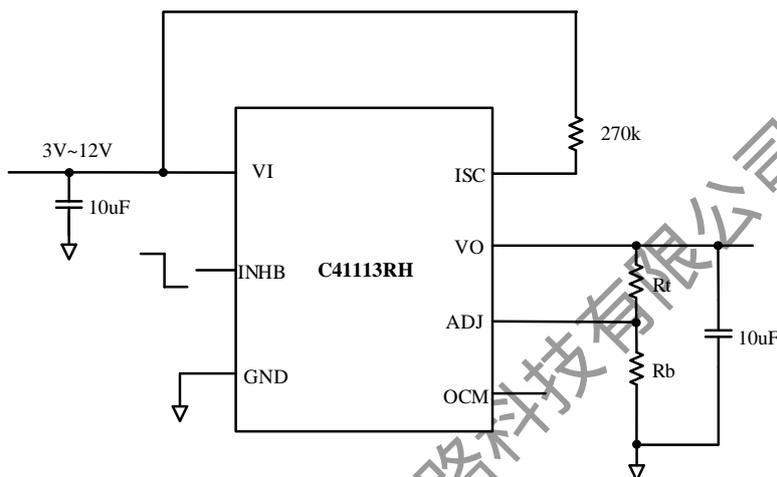


图 3 C41113RH 应用原理图

1) 输出电压计算公式如下：

$$R3 = \frac{1.245}{V_{OUT} - 1.245} R4$$

表 3 推荐输出电压对应的反馈电阻列表如下

VOUT	R4	R3
1.25V	0 kΩ	4.99 kΩ
2.5V	4.99 kΩ	4.99 kΩ
3.3V	8.2 kΩ	4.99 kΩ
5V	15 kΩ	4.99 kΩ
9V	6.2 kΩ	1 kΩ

### 9.1 可调输出电压

输出电压通过设置 VO 到 ADJ 端口的分压电阻实现，可以实现 1.23V 至 11V 输出电压范围。建议使用 1%精度或者更高精度的电阻实现。具体计算公式如下：

$$V_{OUT} = \frac{(R_T + R_B)}{R_B} \cdot V_{ADJ}$$

其中， $V_{ADJ}=1.245V$ 。

为了在无负载时具有同样稳定的输出电压值，建议  $R_B$  电阻值不超过 20kΩ。



## 9.2 使能 (INHB)

通过给 INHB 引脚输入 TTL 电平可以控制器件开启和关断。INHB 引脚输入低电平开启器件，输入高电平关闭器件。INHB 引脚内部已下拉，所以如果不需要使能关闭器件可以悬空此引脚。

## 9.3 可编程限流点 (ISC)

通过改动 ISC 电阻来改变器件限流点，ISC 电阻范围为 10kΩ 至 270kΩ，限流范围为 200mA 至 3.5A。器件最大限流点  $I_{SHORT} > 3.8A$  ( $V_O = 0V$ )。如不用可悬空。

## 9.4 过流指示 (OCM)

当器件处于限流保护时 OCM 引脚置低，否则 OCM 引脚置高。该引脚最大可灌 24mA 电流。OCM 引脚内部有 5kΩ 电阻上拉。如不用可悬空。

## 9.5 输出电容

输出建议至少有 10μF 的钽电容以保证器件的稳定性，当负载存在快速瞬态变化时，建议增大输出端电容。当输出负载快速变化，器件内部环路来不及变化，变化负载完全由输出电容承担，此时输出电容应足够大，以保证输出电压变化在可接受的范围内。可以用以下公式计算该容值：

$$C_o \geq \frac{\Delta I_o \cdot \Delta t}{\Delta V_o}$$

其中， $\Delta I_o$  表示输出电流变化量， $\Delta V_o$  为允许输出电压变化量， $\Delta t$  表示电流变化时间。如： $\Delta I_o = 0.5A$ ， $\Delta V_o = 5\% \times 3.3 = 0.165$ ， $\Delta t = 10\mu s$ ，计算可得出所需最小电容为 30μF。

## 9.6 打线配置图

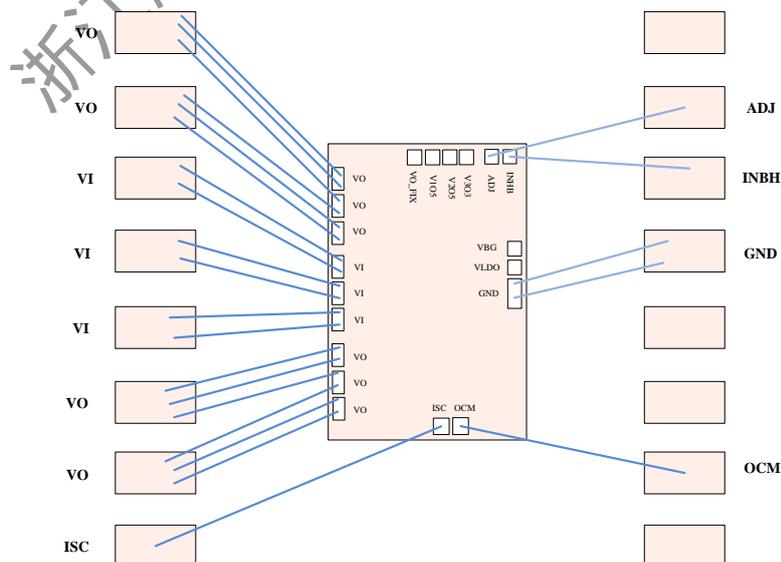


图 4 C41113RH 打线图



## 10. 注意事项

### 10.1 使用注意事项

- 1) 器件不能超过极限工作条件使用；
- 2) 电源去耦：应在靠近器件电源引出端处采用大于等于  $10\mu\text{F}$  电容。此外，线路板布线应尽量短，尽量避免直角、锐角走线；
- 3) 输出电容建议大于等于  $10\mu\text{F}$ ，以改善瞬态响应并获得较低低的输出电压纹波；
- 4) VI、VO 线路板布线应尽量短，尽量避免直角、锐角走线；
- 5) 本产品可以抗 2000V 静电击穿，使用时应注意避免静电损伤；
- 6) 工作时先检查电源、地是否接触良好后再接通器件电源。

### 10.2 装配注意事项

- 1) 芯片键合区主要材料为铝，适宜于键合工艺，键合材料推荐硅铝丝，若使用金丝，在芯片装配、使用过程中需控制金铝化合物产生；
- 2) 芯片背面接地且已金属化，可根据散热、导电性等具体使用要求，采用烧结或粘接工艺。可使用高铅含银焊锡膏(Sn5Ag2.5Pb92.5)焊料片焊接；
- 3) 不用的输出端应悬空；
- 4) 芯片使用、贴装过程中注意防静电；操作人员戴接地防静电手环，操作台面、操作设备接地良好；
- 5) 单片电路需贮存在干燥洁净的  $\text{N}_2$  环境中；
- 6) 拿取芯片时，最好使用真空吸笔，以免损伤芯片；
- 7) 真空包装好的芯片应贮存在温度  $10^\circ\text{C}$  到  $30^\circ\text{C}$ ，相对湿度 20%~70%的环境中，周围没有酸、碱或者其它腐蚀气体，通风良好，且具备相应防静电措施；未使用的芯片应存于氮气柜中；
- 8) 在避免雨、雪直接影响的条件下，装有产品的包装箱可以用安全的运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。



## 11. 版本说明

产品型号	编制时间	版本编号	修订记录
C41113RH	2021.10.14	Rev.1	初始版本
C41113RH	2022.01.26	Rev.2	补充了芯片使用注意事项
C41113RH	2022.04.11	Rev.3	统一修正

浙江航芯源集成电路科技有限公司