



28V 功率 PMOS 驱动&栅调&漏调
抗辐射 TR 电源管理芯片

1. 产品特性

- 28V 功率 PMOS 驱动
- 发射、接收、公共支路电源调制各 500mA/200mA/200mA 输出电流
- GaN 栅极驱动电流 $\pm 100\text{mA}$
- GaAs 栅极驱动电流 $\pm 20\text{mA}$
- GaN 栅压调节, $-1.7\text{V} \sim -3.2\text{V}$
- GaAs 栅压调节, $-0.5\text{V} \sim -0.85\text{V}$
- 正负压欠压锁定
- T 信号过脉宽保护
- 总剂量 (TID) 耐受: $\geq 100\text{k rad}(\text{si})$
- 单粒子锁定及烧毁对线性能量传输 (LET) 的抗干扰度: $\geq 75\text{MeV} \cdot \text{cm}^2/\text{mg}$

2. 功能描述

C49020RH 是一款多功能射频电源调制器芯片, 主要由 28V PMOS 功率管驱动电路, 发射、接收、公共支路电源调制电路和 GaAs、GaN 栅压调节电路这三部分电路构成。其中 PMOS 功率管驱动电路为高速、低延迟驱动电路, 具有负压电源监控及使能控制开断功能、漏极快速放电功能、过脉宽保护功能。发射、接收、公共支路电源为 VDD, 内置功率 PMOS, 由 T/R 信号直接控制开关。栅压调制控制电路由 GaAs、GaN 栅极调制共两路构成, GaAs 由 3 位控制位对输出电压选择, GaN 由 4 位控制位对输出电压选择, 以实现栅压可调。

3. 产品应用

- 射频驱动放大器供电
- 28V 功率 PMOS 驱动
- GaAs/ GaN 栅极调制驱动

4. 裸芯片/封装简介

- 本产品为裸芯片, 尺寸为: $3050 \times 2700 \mu\text{m}^2$ (含划片槽)



5. 绝对最大额定值

表 1 绝对最大额定值

符号	参数	最小值	最大值	单位
V_{HI}	PMOS功率管驱动电源电压		36	V
V_{DD}	正电源电压		6	V
V_{EE}	负电源电压		-6	V
T_{STG}	储存温度	-65	150	°C
T_A	工作温度	-55	125	°C

(1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 推荐工作条件

- 1) 电源电压 V_{HI} : 7V~28V
- 2) 电源电压 V_{DD} : 4.5V~5.5V
- 3) 电源电压 V_{EE} : -5.5V ~ -4.5V
- 4) 工作环境温度 T_A : -55°C~125°C
- 5) 贮存温度 T_{STG} : -65°C~150°C

7. 主要电参数

除非特别说明, $V_{HI}=28V$, $V_{DD}=5V$, $V_{EE}=-5V$, $T_A=-55°C\sim125°C$

表 2 主要电参数

参数	符号	测试条件	最小值	最大值	单位
VHI 静态电流	I_{VHI}	$V_{HI}=28V$		2	mA
VDD 静态电流	I_{VDD}	$V_{DD}=5V$		2	mA
VEE 静态电流	I_{VEE}	$V_{EE}=-5V$		2	mA
输入高电平	V_H		2.4		V
T 输入漏电流	T_IIN	TTL=5V		10	μA
R 输入漏电流	R_IIN	TTL=5V		10	μA
D0~D6 输入漏电流	D_IIN	D0~D6=0V		10	μA
输入低电平	V_L			0.8	V



TO 输出高电平	TO	$I_{OH} = -20\text{mA}$	27.8		V
TO 输出低电平	TO	$I_{OL} = 20\text{mA}$	16	19	V
PD 输出低电平	PD	$I_{PD} = 20\text{mA}$		0.4	V
TXO 输出高电平	TXO	$I_O = -500\text{mA}$	4.8		V
TRX 输出高电平	TRXO	$I_O = -200\text{mA}$	4.9		V
RXO 高电平	RXO	$I_O = -200\text{mA}$	4.9		V
VG1 输出电平	VG1	$I_O = \pm 100\text{mA}$, D[3:0]=1111	-1.9	-1.7	V
VG2 输出电平	VG2	$I_O = \pm 20\text{mA}$, D[6:4]=000	-0.9	-0.8	V
TO 开通/关闭时间	t_{TO_ON}	负载电容 $\leq 3\text{nF}$		250	ns
TXO 开通/关闭时间	t_{TXO_ON}	$I_O = -200\text{mA}$ (1nF)		100	ns
TRXO 开通/关闭时间	t_{TRXO_ON}	$I_O = -100\text{mA}$ (1nF)		100	ns
RXO 开通/关闭时间	t_{RXO_ON}	$I_O = -100\text{mA}$ (1nF)		100	ns
VHI 欠压保护开启	VHI _{UVLO_ON}			7.2	V
VHI 欠压保护关闭	VHI _{UVLO_OFF}		5		
VDD 欠压保护开启	VDD _{UVLO_ON}			3	V
VDD 欠压保护关闭	VDD _{UVLO_OFF}		2		
VEE 欠压保护开启	VEE _{UVLO_ON}			-3.6	V
VEE 欠压保护关闭	VEE _{UVLO_OFF}		-2.6		
过脉宽保护时间	t_{CPT}			1.6	ms



8. 功能框图及引脚介绍

8.1 功能框图

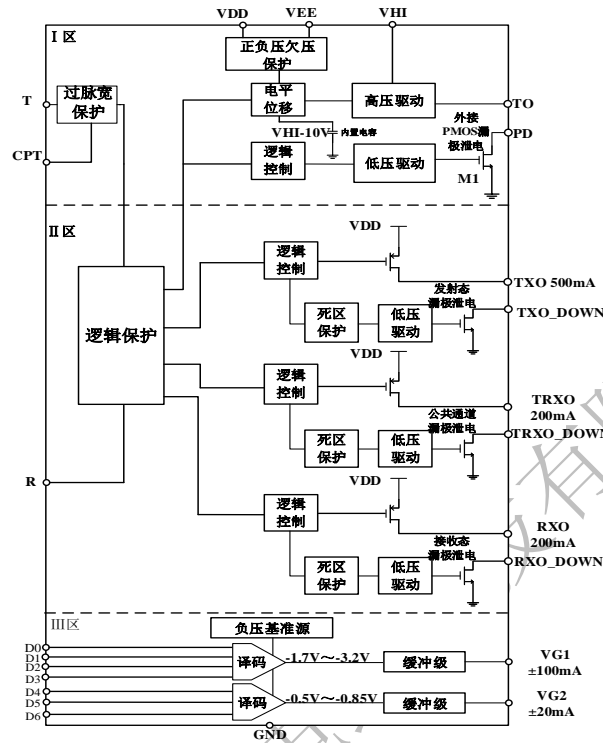


图 1 C49020RH 功能框图

8.2 引脚介绍

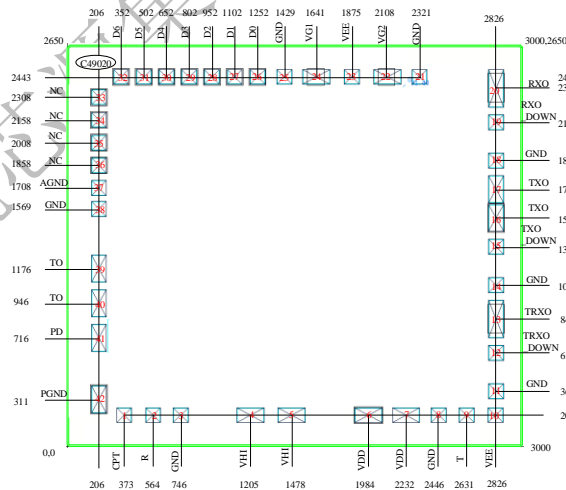


图 2 引脚分布图

- 芯片尺寸为 $3050\mu\text{m} \times 2700\mu\text{m}$ (含划片槽)
- PAD尺寸: VG1、VG2、TO、PD、TXO、VHI、VDD、PGND: $100 \times 180 (\mu\text{m}^2)$
TRXO、RXO: $100 \times 250 (\mu\text{m}^2)$
其它PAD: $100 \times 100 (\mu\text{m}^2)$



表 3 引脚功能说明

PAD	符号	功能
1	CPT	TO、TXO 过脉宽保护时间调制电容
2	R	接收调制 TTL 输入
3	GND	接地
4	VHI	+28V 电源
5	VHI	+28V 电源
6	VDD	+5V 电源
7	VDD	+5V 电源
8	GND	接地
9	T	发射调制 TTL 输入
10	VEE	-5V 电源
11	GND	接地
12	TRXO_DOWN	公共支路输出泄电端口
13	TRXO	公共支路+5V 输出
14	GND	接地
15	TXO_DOWN	发射调制输出泄电端口
16	TXO	发射调制+5V 输出
17	TXO	发射调制+5V 输出
18	GND	接地
19	RXO_DOWN	接收调制输出泄电端口
20	RXO	接收调制+5V 输出
21	GND	接地
22	VG2	GaN 栅压输出-0.5V ~ -0.85V
23	VEE	-5V 电源
24	VG1	GaN 栅压输出-1.7V ~ -3.2V
25	GND	接地
26	D0	GaN 栅压调节位
27	D1	GaN 栅压调节位
28	D2	GaN 栅压调节位
29	D3	GaN 栅压调节位
30	D4	GaAs 栅压调节位
31	D5	GaAs 栅压调节位



32	D6	GaAS 栅压调节位
33	NC	NC
34	NC	NC
35	NC	NC
36	NC	NC
37	AGND	接模拟地
38	GND	接地
39	TO	外置 PMOS 栅极驱动 18/28V 输出
40	TO	外置 PMOS 栅极驱动 18/28V 输出
41	PD	外置 PMOS 漏极泄电端口
42	PGND	接功率地

9. 逻辑功能说明

- 逻辑关系真值表中，“0”指0V，“1”指5V。

9.1 PMOS 驱动电路（I 区）

PMOS驱动电路为高速、低延迟驱动电路，具有负压电源监控及使能控制开断功能、漏极快速放电功能，供电单元为VHI，框图如下所示：

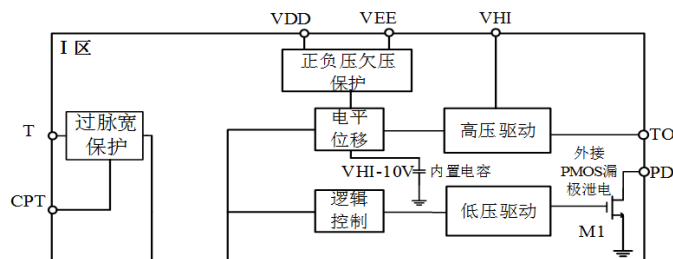


图 3 PMOS 驱动电路模块框图

- 当T信号为高电平、R信号为低电平时，M1管关断，TO输出低电平 $V_S=V_{HI}-10V$ ，TO可开启外围PMOS；
- 当T信号为低电平时，M1管打开，TO输出高电平，TO可关断外围PMOS，同时外围PMOS的漏极可通过M1管进行快速放电，满足使用过程中对放电时间的要求。同时，T信号具有过脉宽保护功能，由CPT引脚对地外接电容调制保护时间，1nF电容对应过脉宽保护阈值为1ms，T信号脉宽达到保护阈值时内部会将其关断。
- 下表为当T信号为高电平时，各区电源电压和输出的逻辑关系。



表 4 T为“1”时，T通道输出和各区域电源电压关系表

电源电压			T 通道输出	
VEE	VDD	VHI	TO	TXO
0V	0V	0V	0V	0V
0V	0V	VHI	VHI	0V
0V	5V	0V	0V	0V
0V	5V	VHI	VHI	0V
-5V	0V	0V	0V	0V
-5V	0V	VHI	VHI	0V
-5V	5V	0V	0V	5V
-5V	5V	VHI	VHI-10V	5V

注：当 VHI<10V，TO 为低时输出约为 1V。

9.1.1 T通道逻辑

电源开关控制电路供电单元为VDD，该供电单元内置PMOS，并由T/R信号直接控制，模块框图如下所示：

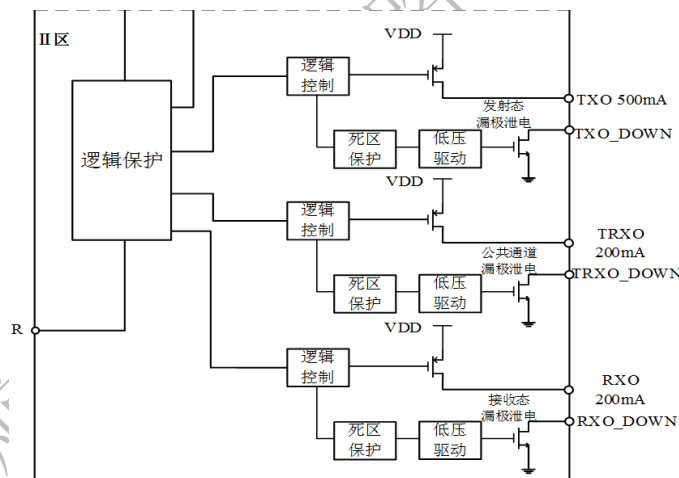


图 4 电源开关控制电路模块框图

将 TXO、RXO、TRXO分别与TXO_DOWN、RXO_DOWN、TRXO_DOWN通过外部进行连接，T/R信号与TO和TXO（TXO_DOWN）、TRXO（TRXO_DOWN）、RXO（RXO_DOWN）逻辑关系见下表。

表 5 T/R控制逻辑关系表

T	R	TXO (TXO_DOWN)	TRXO (TRXO_DOWN)	RXO (RXO_DOWN)	TO
0	0	L	L	L	H
0	1	L	H	H	H



1	0	H	H	L	L
1	1	L	L	L	H

注：“0”指 0V，“1”指 5V，“H”指输出高，“L”指输出低。

9.2 栅压调制控制电路（III区）

栅压调制电路有两路，其中GaN栅压调制控制电路输出端为VG1，范围为-1.7V ~ -3.2V；GaAs栅压调制控制电路输出端为VG2，范围为-0.5V ~ -0.85V。

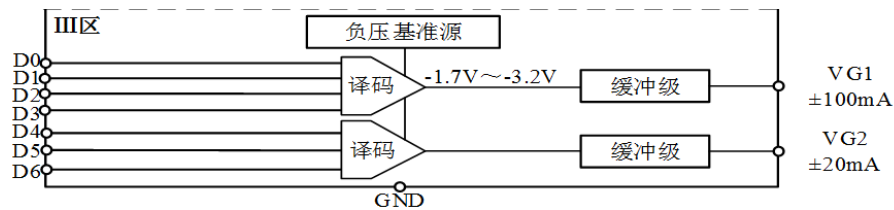


图 5 栅压调制控制电路模块框图

9.2.1 GaN栅压调制控制逻辑关系

GaN栅压调制控制电路由4位控制位对输出电压进行选择，VG1默认态为1111(-1.7V)，其逻辑关系见下表

表 6 GaN 栅压调制控制逻辑关系表

D3	D2	D1	D0	VG1
0	0	0	0	-3.20V
0	0	0	1	-3.10V
0	0	1	0	-3.00V
0	0	1	1	-2.90V
0	1	0	0	-2.80V
0	1	0	1	-2.70V
0	1	1	0	-2.60V
0	1	1	1	-2.50V
1	0	0	0	-2.40V
1	0	0	1	-2.30V
1	0	1	0	-2.20V
1	0	1	1	-2.10V
1	1	0	0	-2.00V
1	1	0	1	-1.90V
1	1	1	0	-1.80V
1	1	1	1	-1.70V

注：1 表示接 VEE（芯片内部连接不需额外打线），0 表示接 GND。



9.2.2 GaAs栅压调制控制逻辑关系

GaAs驱动放大器栅压调制控制电路由3位控制位对输出电压进行选择，VG2默认态为111(-0.5V)，其逻辑关系见下表

表 7 GaAs 栅压调制控制逻辑关系表

D6	D5	D4	VG2
0	0	0	-0.85V
0	0	1	-0.8V
0	1	0	-0.75V
0	1	1	-0.7V
1	0	0	-0.65V
1	0	1	-0.6V
1	1	0	-0.55V
1	1	1	-0.5V

注：1 表示接 VEE（芯片内部连接不需额外打线），0 表示接 GND。

10. 芯片应用说明

10.1 典型应用图

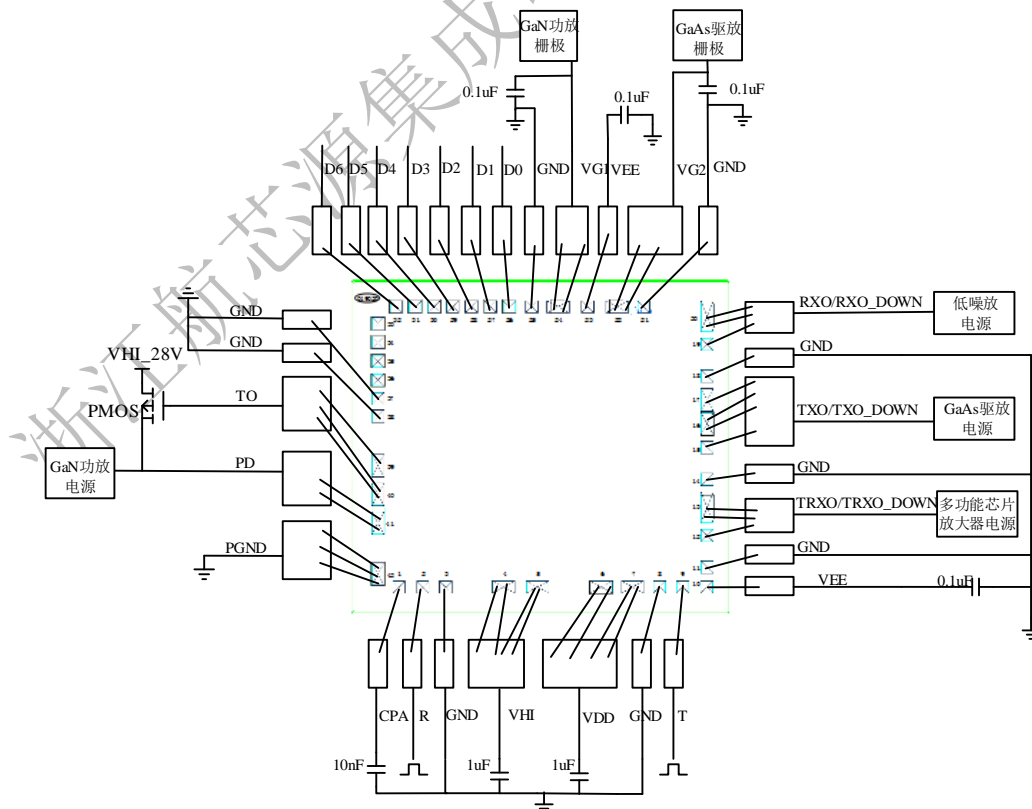


图 6 C49020RH 推荐工作电路



10.2 应用说明

- 1) VHI、VDD、VEE 分别接+28V、+5V、-5V 的电压；
- 2) 所用PMOS漏极电压为28V， $V_{th} < 10V$ 。
- 3) T、R 分别为发射、接收调制 TTL 输入信号，其高电平范围 2.4V~5V，低电平电压范围 0~0.8V；
- 4) VG1 接 GaN 功放的栅极，供电不能超过 100mA，可通过 D0、D1、D2、D3 进行-1.7V ~ -3.2V 范围的选择；
- 5) VG2 接 GaAs 驱放的栅极，供电不能超过 20mA，可通过 D4、D5、D6 进行-0.5V ~ -0.85V 范围的选择；
- 6) RXO 与 RXO_DOWN 相连后接 200mA 以下低噪放的电源；
- 7) TXO 与 TXO_DOWN 相连后接 500mA 以下 GaAs 驱放的电源；
- 8) TRXO 与 TRXO_DOWN 相连后接 200mA 以下多功能芯片放大器的电源；
- 9) TO 接 PMOS 的栅极，当 T 为高时，TO 输出 18V，PMOS 导通；当 T 为低时，TO 输出 28V，PMOS 关断；
- 10) PD 接 PMOS 的漏极，当 PMOS 关断时，该端口提供从 PMOS 漏端到地的泄放通道，使 PMOS 漏端快速放电。
- 11) CPA 引脚外接 1nF 电容过脉宽保护时间为 1.42ms，外接 10nF 电容时过脉宽保护为 14.6ms。若不使用过脉宽保护功能时，CPA 引脚需接地。下面给出不同 CPA 电容下对应的过脉宽保护时间：

表 8 CPA 外接电容值与过脉宽保护时间对照

CPA 外接电容值	过脉宽保护时间
100pF	90~110 μ s
130 pF	140~170 μ s
560pF	700~780 μ s
1nF	1.2~1.6ms
10nF	13~15ms

11. 注意事项

11.1 安装注意事项

- 1) 芯片键合区主要材料为铝，适宜于键合工艺，键合材料推荐硅铝丝，若使用金丝，在芯片装配、使用过程中需控制金铝化合物产生；
- 2) 芯片背面未金属化，可采用导电胶粘接；
- 3) 芯片背面为-5V 电位，装配时推荐悬空，**请勿直接通过背面输入-5V 电压。**



11.2 使用注意事项

- 1) T、R、D0~D6 端口内部设计有下拉电阻，不用时可悬空，状态为低；
- 2) 器件不能超过极限工作条件使用；
- 3) 电源去耦：应在靠近器件电源引出端处采用大于等于 1 μ F 电容。此外，线路板布线应尽量短，尽量避免直角、锐角走线；
- 4) 电路使用时应先接电源端，再接输入端，**电源端建议按照 VEE、VDD、VHI 的顺序上电，按照 VHI、VDD、VEE 的顺序下电**，同时应尽量避免电源、地线上的干扰；
- 5) 工作时先检查电源、地是否接触良好后再接通器件电源。

11.3 防护注意事项

- 1) 本产品可以抗 2000V 静电击穿，使用时应注意避免静电损伤，操作人员戴接地防静电手环，操作台面、操作设备接地良好，拿取芯片时，最好使用真空吸笔，以免损伤芯片；
- 2) 真空包装好的芯片应贮存在温度 10 $^{\circ}$ C 到 30 $^{\circ}$ C，相对湿度 20%~70%的环境中，周围没有酸、碱或者其它腐蚀气体，通风良好，且具备相应防静电措施；未使用的芯片应存于氮气柜中；在避免雨、雪直接影响的环境下，装有产品的包装箱可以用安全的运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。



12. 版本说明

产品型号	编制时间	版本编号	修订记录
C49020RH	2021.10.14	Rev.1	初始版本
C49020RH	2022.04.11	Rev.2	统一修正

浙江航芯源集成电路科技有限公司