



3V~12V 宽电压输入，3A 抗辐射 LDO 稳压器

对标 RHFL4913A

1. 产品特性

- 输入电压：3V~12V
- 最大输出电流：3A
- 超高电压精度：±1.25%
- 低压降：120mV@1A
- 低噪声：20μVRMS (V_o=3.3V)
- 高电源抑制比：70dB@120Hz
- 提供四种固定输出：1.5V、2.5V、3.3V、5.0V
- 可实现与 RHFL4913A PIN TO PIN 替代
- 总剂量 (TID) 耐受：≥100k rad(si)
- 单粒子锁定及烧毁对线性能量传输 (LET) 的抗干扰度：≥75MeV*cm²/mg

2. 功能描述

C41113RHU-XVX (C41113RHU-1V5、C41113RHU-2V5、C41113RHU-3V3、C41113RHU-5V0) 是一款采用 P 型金属氧化物半导体 (PMOS) 导通元件配置的辐射加固型线性稳压器。器件可以工作在 3V~12V 的宽输入电压范围内，输出 1.5V、2.5V、3.3V、5.0V 四种固定电压，同时均可提供高达 3A 的额定输出电流，其优异的 PSRR 和噪声性能，满足多种卫星载荷供电需求

3. 产品应用

- 航天器FPGA、微处理器、ASIC等负载点芯片供电
- 低噪声系统：A/D、D/A、高速Serdes等
- 射频、VCO、接收机、运放等应用

4. 裸芯片/封装简介

- 提供SMD0.5e封装产品C41113RHU-XVX



5. 绝对最大额定值

- 1) 电源电压 V_I : 16V;
- 2) 最大工作结温 T_J : 150°C
- 3) 贮存温度范围 T_{STG} : -65°C~150°C
- 4) 引线耐焊接热 T_H : 300°C, 10s;
- 5) 静电放电敏感性等级 ESDS: 2000V (HBM)。

注: 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 推荐工作条件

- 1) 输入电压 V_I : 3V~12V
- 2) 输出电压 V_O : 1.5V、2.5V、3.3V、5.0V
- 3) 工作环境温度: -55°C~125°C

7. 主要电参数

表 1 C41113RHU-XVX 电性能参数表

注: $3V \leq V_I \leq 12V$, $C_O = 10\mu F$, 工作温度: -55°C~125°C, 除非特别标明。

参数	测试条件	最小值	典型值	最大值	单位	
VI 输入电压		3	-	12	V	
VO 输出范围 ⁽¹⁾	$I_O = 1A, V_O = 1.5V$				V	
	$I_O = 1A, V_O = 2.5V$				V	
	$I_O = 1A, V_O = 3.3V$	3.234		3.366	V	
	$I_O = 1A, V_O = 5.0V$					
$I_{q(on)}$ 静态电流	$V_O = 2.5V, I_O = 1mA$	-	3	8	mA	
$I_{q(off)}$ 关机电流	$V_I = V_O + 2V, V_{INH} = 2.4V$	-	-	200	μA	
V_d 漏失电压	$T_J = 25^\circ C, I_O = 3A, V_O = 2.5V \sim 9V^{(1)}$	-	360	750	mV	
	$T_J = 25^\circ C, I_O = 1A, V_O = 2.5V \sim 9V$	-	120	250	mV	
PSRR ⁽¹⁾ 电源抑制比	$V_I = 5.5V \pm 0.5V,$ $V_O = 3.3V, I_O = 5mA$	120Hz	70	80	-	dB
		33kHz	40	50	-	dB



	$C_0=10\mu\text{F}$				
TSD 过温保护 ⁽¹⁾		-	175	-	°C
(1) 仅设计保证，产品中不测试。					

8. 芯片框图和引脚说明

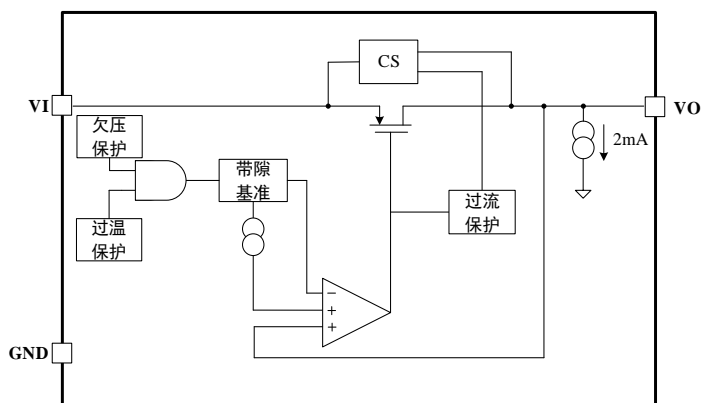


图 1 芯片框图

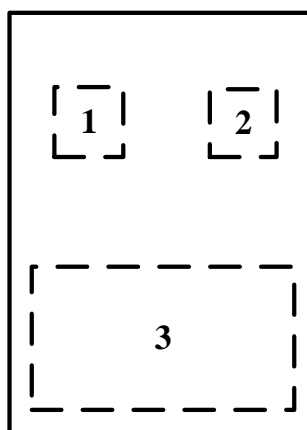


图 2 芯片外形图(俯视)

表 2 引脚功能说明表

序号	引脚介绍	引脚功能描述
1	VO	功率输出。
2	VI	功率输入。建议输入加有滤波电容可以有更好的模拟性能。
3	GND	地线。

9. 功能详细说明

9.1 综述

C41113RHU-XVX 系列 LDO，最大输出 3A，主要应用于宇航器件中。该器件具有低压差、低噪声、



高 PSRR 等优点。器件内部集成有过流保护、过温保护等功能，简化应用原理图如下：

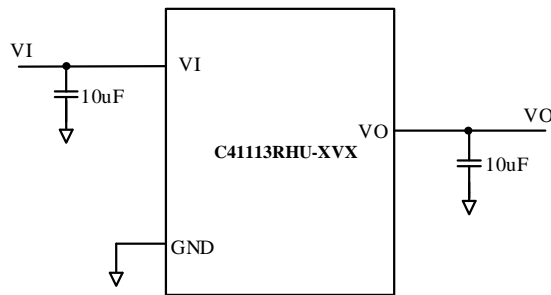


图 2 C41113RHU-XVX 应用原理图

9.2 输入输出电容

输入输出建议至少有 $10\mu\text{F}$ 的钽电容以保证器件的稳定性，当负载存在快速瞬态变化时，建议增大输出端电容。当输出负载快速变化，器件内部环路来不及变化，变化负载完全由输出电容承担，此时输出电容应足够大，以保证输出电压变化在可接受的范围内。可以用以下公式计算该容值：

$$C_o \geq \frac{\Delta I_o \cdot \Delta t}{\Delta V_o}$$

其中， ΔI_o 表示输出电流变化量， ΔV_o 为允许输出电压变化量， Δt 表示电流变化时间。如： $\Delta I_o = 0.5\text{A}$ ， $\Delta V_o = 5\% \times 3.3 = 0.165$ ， $\Delta t = 10\mu\text{s}$ ，计算可得出所需最小电容为 $30\mu\text{F}$ 。

9.3 PCB 建议

当给 FPGA 等器件进行供电时，需要非常注意 PCB 设计，尤其当器件的使能功能时，会在电路线路上产生较大的 di/dt ，如在输入、输出路径上产生较大的寄生电感，则会产生大幅度噪声电压，超过器件及 FPGA 的最大耐受电压，则可能导致器件及 FPGA 损坏。另外还需考虑器件自身的功耗采取相应的散热措施。建议按照以下方法对 PCB 进行设计。

- 1) 所有引脚连线尽量短，以减小寄生电感。
- 2) 加粗 VI、VO、GND 引脚的连接宽度，减小输入、输出的环路面积，如果采用多层板设计，最好能提供完整的 GND 平面。
- 3) 输入输出电容尽可能靠近器件的 VI、VO 引脚，防止出现“外挂”电容设计。
- 4) 器件的功耗=压差×输出电流，当器件功耗大于 0.3W 以上时，必须采取相应的散热措施。器件底部需要加热沉，且热沉通过孔与 GND 平面相连，过孔数量尽量多，以减少散热路径的热阻。



10. 应用说明

10.1 C41113RHU-XVX 推荐工作电路

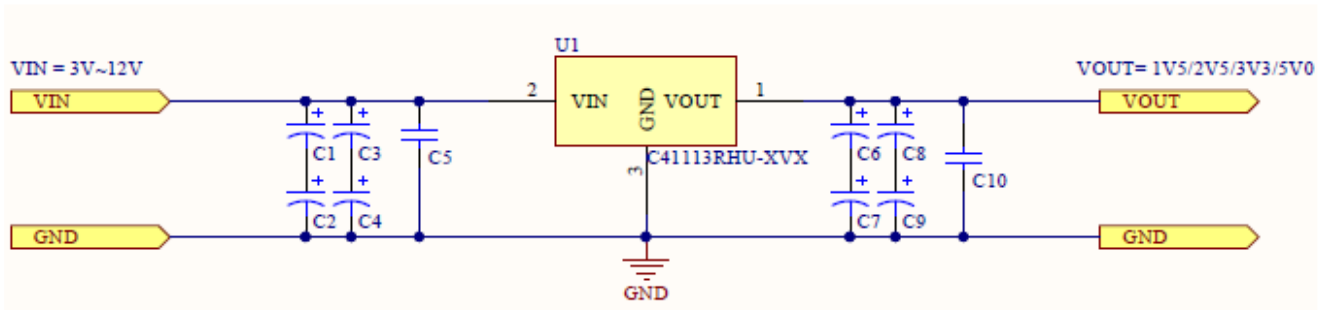


图 3 C41113RHU-XVX 推荐工作电路图

1) 器件清单如下：

表 3 C41113RHU-1V5 推荐工作电路图器件清单

标注	描述	规格	数量
U1	-	C41113RHU-XVX	1
C1	100µF/25V-CAK45E	100µF	1
C2	100µF/25V-CAK45E	100µF	1
C3	100µF/25V-CAK45E	100µF	1
C4	100µF/25V-CAK45E	100µF	1
C5	Capacitor	2.2µF	1
C6	100µF/25V-CAK45E	100µF	1
C7	100µF/25V-CAK45E	100µF	1
C8	100µF/25V-CAK45E	100µF	1
C9	100µF/25V-CAK45E	100µF	1
C10	Capacitor	2.2µF	1

10.2 芯片使用注意事项

当给 FPGA 等器件进行供电时，需要非常注意 PCB 设计，尤其当器件的使能功能时，会在电路线路上产生较大的 di/dt ，如在输入、输出路径上产生较大的寄生电感，则会产生大幅度噪声电压，超过器件及 FPGA 的最大耐受电压，则可能导致器件及 FPGA 损坏。另外还需考虑器件自身的功耗采取相应的散热措施。建议按照以下方法对 PCB 进行设计。

- 1) 所有引脚连线尽量短，以减小寄生电感。
- 2) 加粗 VI、VO、GND 引脚的连接宽度，减小输入、输出的环路面积，如果采用多层板设计，最好能提供完整的 GND 平面。
- 3) 输入输出电容尽可能靠近器件的 VI、VO 引脚，防止出现“外挂”电容设计。



13. 版本说明

产品型号	编制时间	版本编号	修订记录
C41113RHU-XVX	2021.12.14	Rev.1	初始版本
C41113RHU-XVX	2022.04.11	Rev.2	统一修正